

UNIVERSIDAD DE CONCEPCIÓN
FACULTAD DE INGENIERÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA
PROGRAMA DE GRADUADOS



Métodos de Subespacios lineales en VLSI análogo aplicados al
reconocimiento de rostros

Por

Gonzalo Andrés Carvajal Barrera

Tesis para Optar al Grado de Magister en Ciencias de la Ingeniería con Mención en
Ingeniería Eléctrica

Concepción - Chile
21 de abril de 2009

Resumen

La reducción de dimensionalidad es una técnica que permite encontrar representaciones compactas de conjuntos de alta dimensionalidad y redundancia, y es muy utilizada en el procesamiento de imágenes para reducir los elevados requerimientos de cómputo y almacenamiento necesarios en tareas de procesamiento o clasificación. Sin embargo, el uso intensivo de operaciones aritméticas requerido por los métodos de reducción de dimensionalidad en general, hace que su implementación en dispositivos programables, e incluso en hardware digital de propósito específico, tenga elevados requerimientos de tamaño y consumo de energía, resultando inadecuados para su uso en dispositivos portátiles.

Los circuitos en VLSI análogo reducen considerablemente los requerimientos de tamaño y consumo en comparación a cualquier alternativa digital, sin embargo, su resolución y desempeño se encuentra fuertemente limitada por factores como desajuste de parámetros, offsets, no linealidad y fugas de carga, los que son consecuencia de las limitantes físicas de los dispositivos con que se fabrican y suelen tener un desempeño poco aceptable en aplicaciones prácticas.

En este trabajo presentamos la evaluación de un sistema de señal mixta para el reconocimiento de imágenes de rostros. El sistema consiste en una etapa de reducción de dimensionalidad por medio de Análisis de Componentes Principales (PCA) y Análisis de Discriminante Lineal (LDA), y una posterior etapa de clasificación en el espacio reducido por medio de distancia mínima de Manhattan y redes de funciones de base radial. Para la etapa de reducción se presentan y analizan un conjunto de estructuras en VLSI análogo implementadas a partir de arreglos de combinadores adaptivos lineales basados en aprendizaje por correlación que presentan una alta robustez a las distorsiones en las operaciones aritméticas por medio de sencillas técnicas de calibración. Adicionalmente, se definen las primitivas para la etapa de clasificación y se evalúan los efectos de los desajustes en el desempeño final del sistema. Los resultados obtenidos permiten afirmar que los circuitos VLSI análogo son una alternativa viable para la implementación de sistemas de alto desempeño con mínimo consumo de energía y tamaño, resultando adecuados para aplicaciones altamente portátiles.