



**UNIVERSIDAD DE CONCEPCIÓN
FACULTAD DE INGENIERÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA**



**CONTROL ELECTRONICO DE POTENCIA UTILIZANDO UN INVERSOR TRIFASICO
DE TRES NIVELES TIPO T**

POR

Patricio Alfonso Moraga Díaz

Memoria de Título presentada a la Facultad de Ingeniería de la Universidad de Concepción para optar al título profesional de Ingeniero(a) Civil Electrónico(a)

Profesor(es) Guía
Dr. Lautaro D. Salazar Silva

Octubre 2024
Concepción (Chile)

©2024 Patricio Alfonso Moraga Díaz

©Año Patricio Alfonso Moraga Díaz

Se autoriza la reproducción total o parcial, con fines académicos, por cualquier medio o procedimiento, incluyendo la cita bibliográfica del documento.

A mi familia y amigos...

Sumario

Este informe presenta el diseño y validación de un convertidor electrónico de potencia basado en un inversor trifásico de tres niveles tipo T, utilizando un algoritmo que desacopla la potencia activa y reactiva mediante la transformada dq y controladores PI. Los inversores multinivel son de gran importancia en aplicaciones de media y alta potencia debido a su capacidad de reducir el rizado de voltaje, mejorar la calidad de su forma de onda y permitir el uso de componentes con menor voltaje nominal en cada interruptor, lo que se traduce en mayor eficiencia y menores pérdidas de conmutación. Además, permiten generar voltajes de salida más cercanos a una onda senoidal, reduciendo la distorsión armónica total (THD) y mejorando el desempeño en aplicaciones conectadas a la red.

Se desarrolló la modelación matemática del sistema mediante el análisis de la topología propuesta a partir las leyes fundamentales para el análisis de circuitos, seguido de simulaciones en el software especializado PLECS para visualizar el comportamiento del lazo de control propuesto. Mediante el uso de Simulink y su extensión c2000 Microcontroller Blockset dedicada para el uso de DSPs de Texas Instruments, se genera un código en C con el algoritmo propuesto para generar señales SPWM capaces de controlar los IGBT del circuito, dicho código se almacena internamente en la memoria del DSP.

Para validar el diseño del convertidor tipo T propuesto, se implementó un prototipo experimental para una potencia de 1 kW conectado a la red. Este prototipo se sometió a pruebas de cambio de referencia de flujo de potencia activa y reactiva en lazo abierto y lazo cerrado, verificándose el comportamiento esperado. Se logró un funcionamiento exitoso con resultados consistentes entre simulación y experimentación, demostrando la viabilidad del inversor tipo T en aplicaciones de control de potencia.

Summary

This report presents the design and validation of a power electronic converter based on a three-level T-type inverter, utilizing an algorithm that decouples active and reactive power using the dq transformation and PI controllers. Multilevel inverters are crucial in medium and high-power applications due to their ability to reduce voltage ripple, improve waveform quality, and allow the use of lower voltage-rated components in each switch, which translates to higher efficiency and reduced switching losses. Additionally, they enable the generation of output voltages closer to a sine wave, reducing total harmonic distortion (THD) and enhancing performance in grid-connected applications.

The mathematical modeling of the system was developed by analyzing the proposed topology using fundamental circuit analysis laws, followed by simulations in the specialized software PLECS to visualize the behavior of the proposed control loop. Using Simulink and its C2000 Microcontroller Blockset extension dedicated to Texas Instruments DSPs, C code is generated with the proposed algorithm to produce SPWM signals capable of controlling the IGBTs in the circuit. This code is stored internally in the DSP's memory.

To validate the proposed T-type converter design, an experimental prototype was implemented for 1 kW power connected to the grid. This prototype was subjected to tests involving active and reactive power reference changes in both open-loop and closed-loop configurations, with the expected behavior verified. Successful operation was achieved with consistent results between simulation and experimentation, demonstrating the feasibility of the T-type inverter in power control applications.

Tabla de contenido

Sumario	4
Summary	5
Listado de figuras	8
Listado de tablas	9
Capítulo 1 Introducción.....	11
1.1. Introducción General	11
1.2. Objetivos	11
1.2.1. Objetivo general.....	11
1.2.2. Objetivos específicos.....	12
1.2.3. Alcances y limitaciones.....	12
1.3. Estado del arte.....	12
1.4. Temario y metodología	14
Capítulo 2 Inversores de tres niceles	15
2.1. Introducción	15
2.2. Tipos de inversor NPC	15
2.2.1. 3L-ANPC	15
2.2.2. 3L-SNPC	16
2.2.3. 3L-ASNPC	16
2.2.4. N-3L-SNPC.....	17
2.2.5. 3L-Conergy-NPC (Tipo T)	17
2.2.6. SI-3L-NPC	18
2.3. Ventajas, desventajas y características de los inversores de tres niveles NPC	18
2.4. Topología del inversor de tres niveles tipo T	19
2.5. Inversor de tres niveles trifásico tipo T	20
2.6. Operación del 3LT ² NPC inverter	21
Capítulo 3 Modelación dinámica y estrategia de control	24
3.1. Introducción	24
3.2. Modelación del inversor de tres niveles tipo T	24
3.3. Estrategia de control	25
3.4. Técnicas de modulación	27
Capítulo 4 Diseño y simulación.....	29
4.1. Introducción	29
4.2. Cálculos previos.....	29
4.2.1. Corriente nominal	29

4.2.2.	Corriente peak de salida	29
4.2.3.	Cálculo de inductancia	29
4.2.4.	Cálculo de resistencia	30
4.2.5.	Capacitores de enlace DC	30
4.2.6.	Cálculos lazo de control	30
4.3.	Simulación del sistema	30
4.3.1.	Técnica de modulación.....	31
4.3.2.	Simulación en lazo abierto	32
4.3.3.	Simulación en lazo cerrado	32
Capítulo 5 Diseño y evaluación experimental del prototipo		36
5.1.	Introducción	36
5.1.	Generación de pulsos.....	36
5.1.1.	Modulo ePWM.....	36
5.1.2.	Implementación de algoritmo en DSP.....	38
5.2.	Cálculos y elección de componentes para circuito de potencia	41
5.2.1.	Cálculo de capacitores.....	41
5.2.2.	Elección de semiconductores	41
5.2.3.	Elección de drivers	42
5.3.	Diseño de circuito de potencia	42
5.4.	Diseño de PCB	43
5.5.	Puesta en marcha en lazo abierto.....	45
Capítulo 6 Evaluación experimental del control en lazo cerrado		48
6.1.	Introducción	48
6.2.	Diagrama general.....	48
6.2.1.	Variac trifásico.....	48
6.2.2.	Transformador de aislación.....	49
6.2.3.	Alimentación Vdc	50
6.2.4.	Sensores.....	50
6.2.5.	DSP	52
6.3.	Resultados	52
Capítulo 7 Conclusiones.....		56
7.1.	Sumario	56
7.2.	Conclusiones	56
7.3.	Trabajos futuros	57
Referencias		58

Listado de figuras

Figura 1 3L-ANPC/Tabla de estados de conmutación	16
Figura 2 3I-SNPC/Tabla de estados de conmutación	16
Figura 3 3L-ASNPC/Tabla de estados de conmutación	17
Figura 4 N-3L-SNPC/Tabla de estados de conmutación.....	17
Figura 5 3L-Conergy NPC	18
Figura 6 3L-SI-NPC/Tabla de estados de conmutación	18
Figura 7 3L-NPC	19
Figura 8 Inversor tipo T.....	20
Figura 9 Inversor trifásico de tres niveles tipo T	21
Figura 10 Conmutación de corriente durante transición de estados ($P \rightarrow 0$) para (a) positivo y (b) negativo. Conmutación de corriente durante transición de estados ($0 \rightarrow P$) para (c) positivo y (d) negativo	23
Figura 11 Diagrama de control del sistema.....	24
Figura 12 Diagrama esquemático 3LTTI	25
Figura 13 Diagrama de bloques representativo de las ecuaciones en dq	26
Figura 14 Señales de control y disparo	28
Figura 15 Esquemático del sistema Inversor/Red	31
Figura 16 Generación de pulsos.....	31
Figura 17 Comparación entre triangulares y sinusoidal / Pulsos resultantes	32
Figura 18 Voltaje y corriente del sistema sin acción de control.....	32
Figura 19 Diagrama de control 3LTTI en PLECS	33
Figura 20 Voltaje de salida del inversor	33
Figura 21 Corriente de salida del inversor	34
Figura 22 Diagrama interno del DSP/Kit de desarrollo	36
Figura 23 Diagrama de bloques del módulo ePWM	37
Figura 24 comparación interna entre registros.....	39
Figura 25 Diagrama de bloques Simulink	39
Figura 26 Forma de onda Q1, Q3, Q2 y Q4.....	40
Figura 27 Desfase entre fases.....	40
Figura 28 Tiempo muerto señales complementarias	41
Figura 29 Esquemático 3LTTI en KiCad	42
Figura 30 Esquemático módulos de driver en KiCad.....	43
Figura 31 Diseño de PCB en KiCad.....	43
Figura 32 Vista 3D frontal PCB en KiCad.....	44
Figura 33 Vista 3D posterior PCB en KiCad	44
Figura 34 Resultados PCB	45
Figura 35 Setup de implementación	46
Figura 36 Voltaje de línea inversor	47
Figura 37 Diagrama de bloques	48
Figura 38 Variac Trifásico/ Especificaciones de Variac Trifásico	49
Figura 39 Esquemático del transformador de aislación/ Transformador en conexión estrella-estrella	50
Figura 40 Diseño PCB sensor de voltaje.....	51

Figura 41 Vista 3D superior y posterior PCB	51
Figura 42 Resultados PCB de sensor de voltaje	51
Figura 43 Sensores de corriente.....	52
Figura 44 Algoritmo de control en Simulink	52
Figura 45 Implementación	53
Figura 46 Voltaje de red, inversor y corriente con $I_q=0$ / Voltaje de red, voltaje de inversor y corriente con $I_q>0$	53
Figura 47 Voltaje de red y corriente con $I_q=0$ / Voltaje de red y corriente con $I_q>0$	54
Figura 48 Voltaje de red e inversor con $I_q=0$ / Voltaje de red e inversor con $I_q>0$	54
Figura 49 Espectro armónico de corriente	55

Listado de tablas

Tabla 1 Comparación entre 3L-NPC y topologías derivadas.....	19
Tabla 2 Estados de conmutación del inversor tipo T	20
Tabla 3 Estados de conmutación.....	28
Tabla 4 Parámetros del prototipo	41

Capítulo 1

Introducción

1.1. Introducción General

La electrónica de potencia es una disciplina fundamental en la conversión y control de la energía eléctrica, y su relevancia ha crecido exponencialmente con la necesidad de mejorar la eficiencia y la sostenibilidad en el control y conversión de la energía eléctrica entre diferentes formas (como voltaje, corriente o frecuencia) y gestionar su distribución minimizando las pérdidas, aumentando la densidad de potencia y asegurando una operación confiable para distintos sistemas que operan con energía eléctrica.

Una de las aplicaciones más destacadas de la electrónica de potencia es su papel en la integración de energías renovables como la solar y la eólica. Estas fuentes requieren tecnologías avanzadas de conversión de energía para que la electricidad generada sea compatible con las redes eléctricas convencionales. En particular, la energía solar fotovoltaica ha ganado popularidad debido a su fiabilidad, bajos costos por watt instalado y su contribución significativa a la transición energética libre de emisiones. Sin embargo, la energía generada por sistemas fotovoltaicos necesita un acondicionamiento adecuado para ser útil, lo que ha impulsado el desarrollo de inversores de potencia.

Los inversores son dispositivos esenciales en la conversión de corriente continua (CC) generada por los paneles solares a corriente alterna (CA), utilizada en las redes de distribución eléctrica. Entre las diferentes topologías de inversores, los inversores multinivel, en especial la topología NPC (Neutral Point Clamped), han demostrado ser eficientes y altamente efectivos en mejorar la calidad de la señal de salida, al tiempo que reducen las pérdidas por conmutación. Los inversores multinivel dividen el voltaje de entrada en múltiples niveles, lo que optimiza la forma de onda de salida y aumenta la eficiencia energética.

El inversor de tres niveles tipo T es una de las variantes más destacadas dentro de la tecnología multinivel NPC, ofreciendo una combinación equilibrada entre eficiencia, calidad de la señal y reducción de pérdidas. Su capacidad para gestionar la energía eléctrica de fuentes renovables lo convierte en una opción ideal para aplicaciones industriales, comerciales y electromovilidad que requieren soluciones energéticas modulares, de alta densidad de potencia, sostenibles y eficientes.

1.2. Objetivos

1.2.1. *Objetivo general*

Analizar, diseñar e implementar un prototipo de inversor trifásico de tres niveles tipo T, para aplicaciones en sistemas fotovoltaicos, utilizando tecnología híbrida MOSFET-SiC/IGBT. El inversor se controla con un DSP TMS320C28x que se emplea para genere pulsos SPWM y permitir el control de flujo de potencia inyectada a la red desde un banco de baterías. Se implementa algoritmo de control con transformada dq para desacoplar el flujo de potencia activa y reactiva. El inversor se diseña para alimentar una micro grilla trifásica.

1.2.2. *Objetivos específicos*

- Analizar y diseñar el circuito de un inversor de tres niveles tipo T.
- Modelar y simular el circuito utilizando PLECS/Matlab.
- Desarrollar algoritmo de generación de pulsos SPWM.
- Desarrollar algoritmo de control que permita inyectar potencia activa y reactiva utilizando transformada dq.
- Modelar y simular algoritmo de generación de pulsos y control de flujo de potencia en PLECS/Matlab.
- Programar los algoritmos de generación de pulsos y control de flujo de potencia en un DSPTMS320C28)
- Implementar un prototipo del inversor propuesto que permita validar el algoritmo de generación de pulsos y control de flujo de potencia inyectando potencia a la red

1.2.3. *Alcances y limitaciones*

- Se utilizará el kit de desarrollo C2000 para programar el DSP
- Se estudiarán y utilizarán los drivers más adecuados para acondicionamiento de pulsos PWM existentes en el mercado para el prototipo.
- Se diseñará y construirá una placa PCB para la integración de los componentes electrónicos que constituyen el prototipo (Driver/circuito de potencia).
- Se trabajará con los componentes existentes en el laboratorio de convertidores estáticos, pañol y otros que se compraran con fondos propios.
- Se desarrolla el algoritmo de generación de pulsos utilizando los módulos integrados en Simulink que permiten generar el ejecutable a cargar en el DSP.

1.3. Estado del arte

En esta sección del capítulo se realiza una revisión bibliográfica centrada en el estudio del funcionamiento, las topologías, las técnicas de modulación, las aplicaciones y las técnicas de implementación del inversor tipo T. El objetivo de esta revisión es comprender de manera integral todos los aspectos necesarios para llevar a cabo una ejecución correcta del proyecto. Se incluyen los

avances existentes en la tecnología de inversores NPC.

- F. Sebaaly, H. Y. Kanaan and N. Moubayed, "Three-level neutral-point-clamped inverters in transformerless PV systems — State of the art,"

Este artículo proporciona información sobre el estado del arte de la tecnología 3L-NPC. Se presentan las diversas topologías existentes en orden cronológico, acompañadas de un cuadro comparativo entre ellas. Además, se ofrece una visión detallada de las técnicas de modulación que se han empleado históricamente para este tipo de inversor.

- M. Sajitha and R. Ramchand, "Space Vector PWM Scheme for Three Phase Three Level T-type NPC Inverter,"

Este artículo profundiza en el inversor tipo T, presentando una tabla de estados de conmutación y, lo que es más importante, explicando la secuencia de conmutación cuando los interruptores se controlan utilizando modulación SVPWM (Space Vector Pulse Width Modulation).

- A. Zorig, M. Belkheiri and S. Barkat, "Control of three-level T-type inverter based grid connected PV system,"

En este artículo se presenta un ejemplo de control para el inversor 3L-TTI en aplicaciones fotovoltaicas. El documento describe un lazo de control basado en el análisis de las corrientes del inversor utilizando la transformada dq0.

- A. Yang, L. Pamungkas, Y. Chang, J. Lin and H. Chiu, "Design and Implementation of 6 kW Three-Phase T-Type Inverter for Microgrid Application,"

En este artículo se presenta el desarrollo de una implementación de un inversor tipo T utilizando técnicas de modulación basadas en portadora (Carrier-Based). Se argumenta que los métodos de control CBPWM (Carrier-Based PWM) y SVPWM (Space Vector PWM) producen resultados equivalentes, lo cual es ventajoso debido a la simplicidad del primer método en comparación con el segundo.

- J. M. Carrasco et al., "Power-Electronic Systems for the Grid Integration of Renewable Energy Sources: A Survey,"

Este artículo aborda las tendencias actuales en la electrónica de potencia para la integración de energías renovables, como la eólica y la fotovoltaica. Este artículo proporciona un contexto valioso sobre las tecnologías más avanzadas en conversión de energía y el papel crucial que juega la electrónica de potencia en la integración de fuentes renovables intermitentes.

- P. Kumar and P. Singhal, "Multilevel Inverter Topologies with Various PWM Firing Sequences,"

Este paper proporciona un marco de referencia actualizado sobre inversores multinivel, estrategias de modulación PWM y las oportunidades tecnológicas en el campo de la conversión de energía.

- A. Badoud, M. Khemliche, S. Bacha and B. Raison, "Modeling and performance analysis of multilevel inverter for single-phase grid connected photovoltaic modules,"

Este paper profundiza en el modelado y análisis del rendimiento de inversores multinivel en sistemas fotovoltaicos conectados a la red y estrategias de control optimizadas para la integración de energía renovable en aplicaciones prácticas.

- F. Crescimbeni, A. Lidozzi, E. Rovelli, A. Salvatore and L. Solero, "A 30kW transformer-less PV NPC inverter,"

Este artículo ofrece información valiosa sobre mejora de la eficiencia, estrategias de control avanzadas y experimentos prácticos con inversores NPC, profundiza en el diseño y análisis de un inversor NPC de tres niveles sin transformador

1.4. Temario y metodología

El presente trabajo está organizado en cinco capítulos, en los cuales se desarrolla un análisis teórico y práctico del inversor trifásico de tres niveles tipo T, enfocado en la modelación y el control.

En el primer capítulo, se presenta una breve introducción al tema de interés, incluyendo una revisión de la literatura sobre el estado del arte y comparativas de desempeño frente a topologías similares.

El segundo capítulo comienza con una introducción a la topología escogida. A continuación, se desarrollan las ecuaciones para el modelo del inversor, comenzando en los ejes abc y posteriormente transformándolas a dq. El modelo propuesto se somete a un análisis detallado para identificar un conjunto de ecuaciones que permitan aplicar cómodamente control PID a las variables de interés.

En el tercer capítulo, se utiliza software especializado para realizar simulaciones. Se muestra la técnica de modulación utilizada junto con los pulsos resultantes. Luego, se ponen a prueba las ecuaciones de control obtenidas en el capítulo dos, mostrando los resultados y las formas de onda deseadas que se buscarán en la implementación del capítulo cuatro.

El cuarto capítulo revisa todo el proceso llevado a cabo para lograr una implementación exitosa, abarcando las etapas de diseño de PCB, selección de componentes, configuración del DSP e integración de todo el conjunto. Finalmente, se presentan las formas de onda obtenidas como validación del análisis previo.

Por último, en el quinto capítulo se presentan las conclusiones obtenidas a partir del desarrollo de este trabajo.

Capítulo 2

Inversores de tres niveles

2.1. Introducción

Los inversores de tres niveles se han consolidado como una tecnología clave dentro de la electrónica de potencia, debido a su capacidad para mejorar la eficiencia en la conversión de energía y reducir el contenido armónico de la señal de salida [6]. Estos inversores pertenecen a la categoría de los inversores multinivel [6], los cuales permiten generar múltiples niveles de tensión en la salida a partir de una única fuente de corriente continua. Esta estructura ofrece ventajas significativas, como la mejora en la calidad de la forma de onda, la reducción de las pérdidas por conmutación y la disminución del esfuerzo eléctrico sobre los dispositivos semiconductores [7].

Dentro del ámbito de las energías renovables y la integración de estas fuentes en las redes eléctricas, los inversores de tres niveles han ganado popularidad por su capacidad para manejar grandes volúmenes de energía con altos niveles de eficiencia [5]. Al dividir el voltaje de entrada en tres niveles, estos inversores pueden generar una señal de salida más cercana a una forma sinusoidal pura, lo que es esencial para reducir las distorsiones armónicas y mejorar la calidad de la energía entregada a la red [7].

La topología NPC (Neutral Point Clamped) es una de las más utilizadas en los inversores de tres niveles [8]. Esta estructura introduce puntos neutros en el sistema, permitiendo una distribución equilibrada del voltaje y reduciendo las pérdidas asociadas a los transistores de potencia. Gracias a esta configuración, los inversores NPC son capaces de manejar grandes cargas sin comprometer la estabilidad del sistema, lo que los convierte en una opción preferida en aplicaciones como la integración de sistemas fotovoltaicos y la generación distribuida.

Los inversores de tres niveles no solo aportan una mayor eficiencia en la conversión de energía, sino que también mejoran la calidad y estabilidad de la energía suministrada. Estos dispositivos juegan un papel central en la modernización de los sistemas eléctricos, especialmente en el contexto de la transición hacia fuentes de energía más limpias y sostenibles.

2.2. Tipos de inversor NPC

Como se mencionó anteriormente, existe una amplia variedad de dispositivos dentro de la clasificación de inversores de tres niveles NPC. A continuación, se presenta una breve revisión de cada una de las topologías disponibles.

2.2.1. 3L-ANPC

El inversor activo NPC (active NPC inverter) se deriva de la topología original 3L-NPC mediante la

adición de interruptores en paralelo a los diodos de anclaje al punto neutro, lo que proporciona múltiples caminos hacia el punto medio del inversor. En la figura 1 [9] se puede observar la estructura del inversor junto a la tabla de estados de conmutación donde se muestra a detalle el estado de conducción de cada switch.

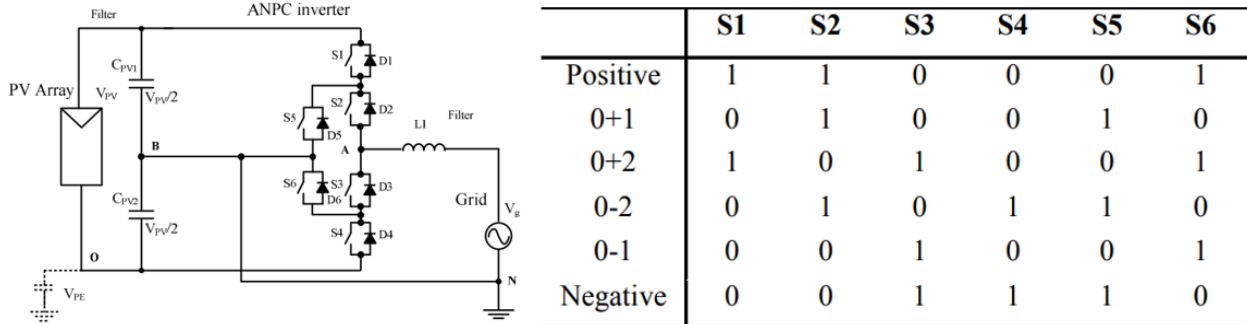


Figura 1 3L-ANPC/Tabla de estados de conmutación

2.2.2. 3L-SNPC

Después de la topología 3L-ANPC, se introduce la 3L-SNPC (three-level stacked neutral point clamped). Esta estructura combina celdas apiladas con topologías NPC. El inversor se compone de seis interruptores dispuestos en tres ramas y dos diodos conectados al punto neutro. A diferencia de la topología anterior, esta configuración mejora el balance total de pérdidas. En la figura 2 [10] se puede observar la estructura del inversor junto a la tabla de estados de conmutación donde se muestra a detalle el estado de conducción de cada switch.

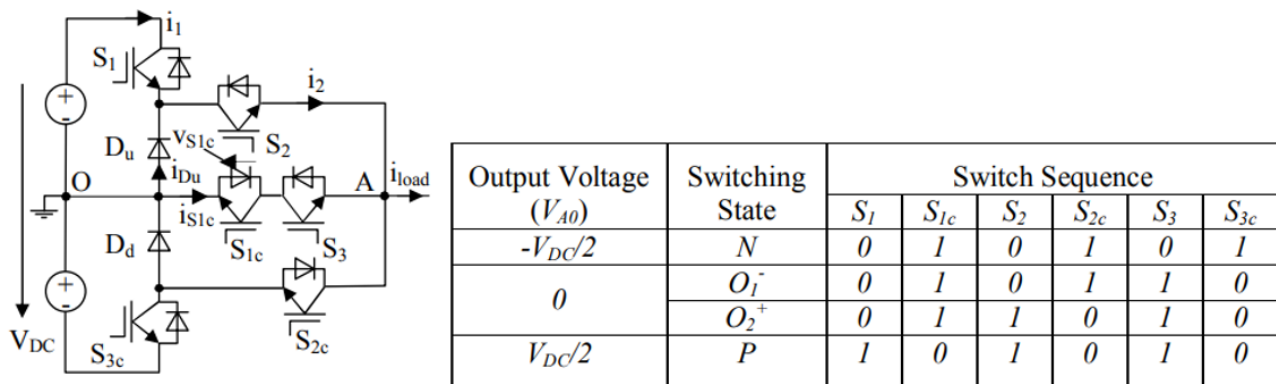


Figura 2 3L-SNPC/Tabla de estados de conmutación

2.2.3. 3L-ASNPC

Se introduce una mejora a la topología anterior mediante la adición de dos interruptores activos con

diodos en antiparalelo. Esta modificación permite reducir a la mitad la frecuencia de conmutación promedio de cada semiconductor en cada ciclo. En la figura 3 [11] se puede observar la estructura del inversor junto a la tabla de estados de conmutación donde se muestra a detalle el estado de conducción de cada switch.

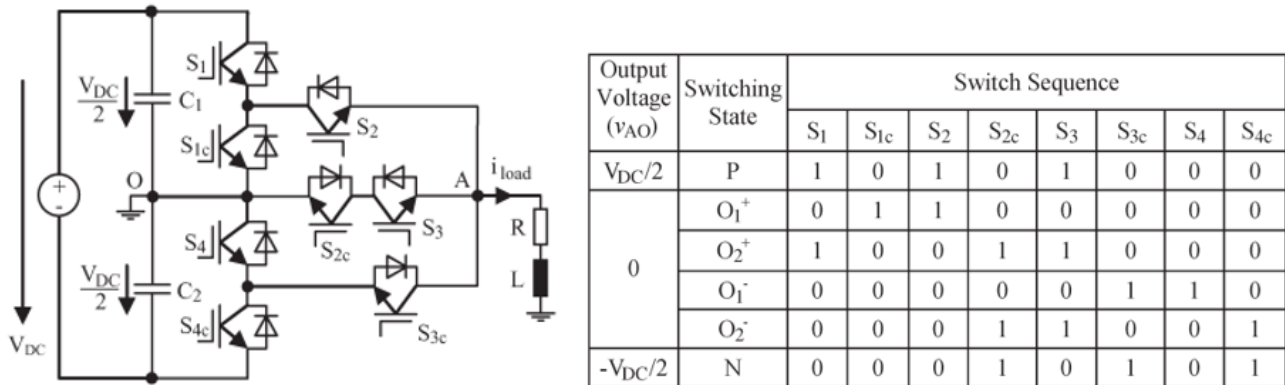


Figura 3 3L-ASNPC/Tabla de estados de conmutación

2.2.4. N-3L-SNPC

El novedoso inversor de tres niveles tipo NPC apilado de alta eficiencia (Novel high efficiency three-level stacked NPC inverter) es una topología basada en dispositivos CoolMOS e IGBT, donde solo operan dos MOSFET. Esta estructura ofrece alta eficiencia, reducción de pérdidas por conducción, disminución del tamaño de la inductancia del filtro de salida y una alta frecuencia de conmutación. En la figura 4 [12] se puede observar la estructura del inversor junto a la tabla de estados de conmutación donde se muestra a detalle el estado de conducción de cada switch.

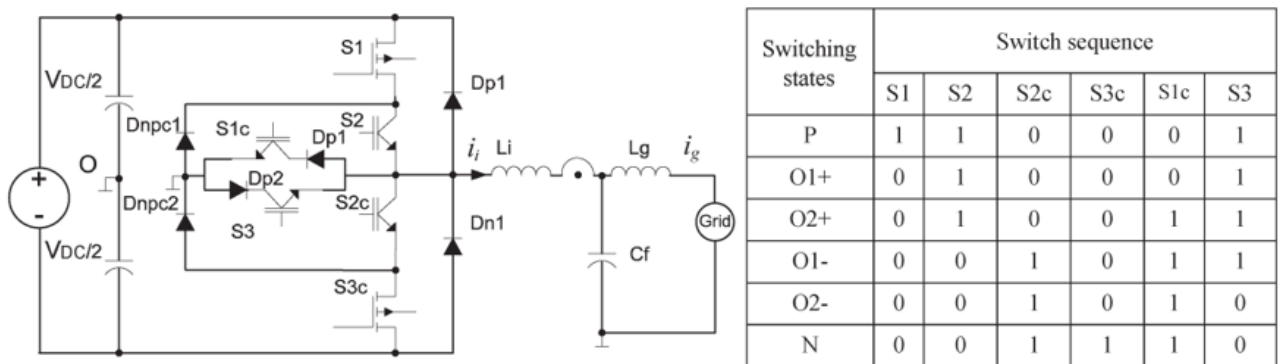


Figura 4 N-3L-SNPC/Tabla de estados de conmutación

2.2.5. 3L-Conergy-NPC (Tipo T)

El inversor 3L-Conergy-NPC, también conocido como inversor tipo T, es una de las topologías más recientes. Este tipo de inversor combina los beneficios de los inversores de tres niveles, como un bajo número de dispositivos semiconductores, un principio de operación simple y bajas pérdidas por

conducción, con las ventajas de un inversor de tres niveles, como una alta calidad en el voltaje de salida.

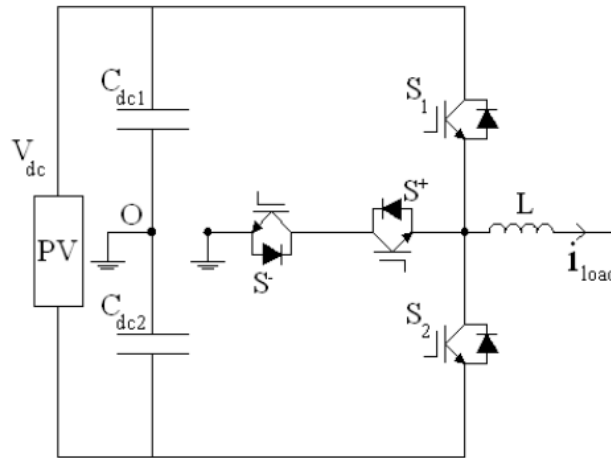


Figura 5 3L-Conergy NPC

2.2.6. SI-3L-NPC

Debido a los problemas del inversor NPC en los cruces por cero y los picos de voltaje en la red, que pueden provocar un incremento súbito de la corriente a través de los semiconductores, se introdujo la topología "Split Inductor Neutral Point Clamped" (SI-3L-NPC). Esta topología, basada en el convertidor dual-buck de medio puente, soluciona estos problemas limitando la corriente en los semiconductores mediante el uso de un inductor dividido. En la figura 6 [13] se puede observar la estructura del inversor junto a la tabla de estados de conmutación donde se muestra a detalle el estado de conducción de cada switch.

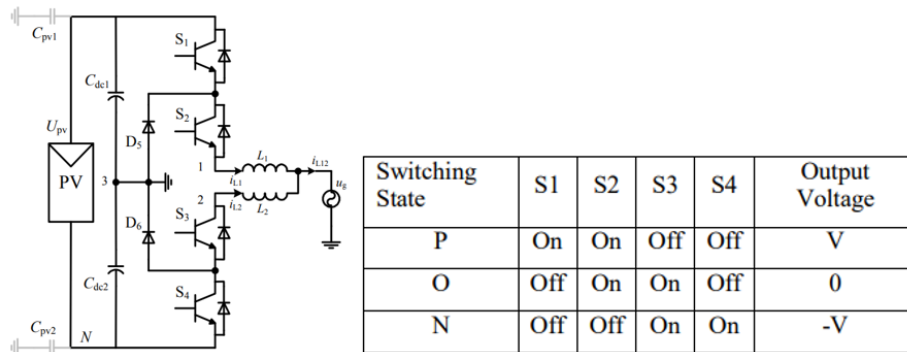


Figura 6 3L-SI-NPC/Tabla de estados de conmutación

2.3. Ventajas, desventajas y características de los inversores de tres niveles NPC

El inversor de tres niveles con neutro conectado (3L-NPC) fue desarrollado en 1981 por Nabae, Takahashi y Akagi. Como se muestra en la Figura 7, este inversor consta de cuatro interruptores y dos diodos de anclaje al punto neutro por cada rama del inversor. Los interruptores utilizan tecnología

IGBT y están acompañados por un diodo en antiparalelo. Además, se emplean capacitores para crear un divisor de voltaje en la entrada de corriente continua (DC).

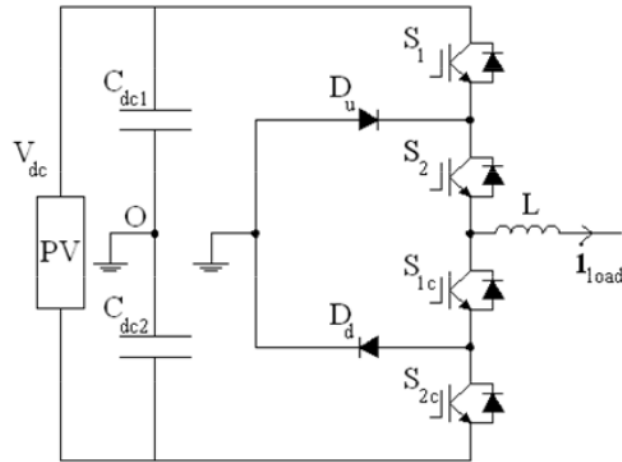


Figura 7 3L-NPC

En comparación con los inversores convencionales de dos niveles, esta topología ofrece varias ventajas, como un menor contenido armónico en el voltaje de salida, mayor eficiencia del sistema, mejor calidad de la forma de onda de salida, menores pérdidas de potencia en los semiconductores y menor estrés por voltaje en estos componentes. Sin embargo, la principal desventaja del inversor 3L-NPC es la distribución desbalanceada de las pérdidas en los semiconductores, lo que conduce a una distribución desigual de la temperatura.

En la Tabla 1, se presenta una comparativa entre cada topología respecto al inversor 3L-NPC. En general, todas las versiones posteriores muestran alguna mejora en su funcionamiento. Se destaca la topología "Conergy-NPC" o "Tipo T", ya que es notablemente superior a la mayoría de las demás en términos de cantidad de componentes y eficiencia. Además, esta es la topología sobre la cual se centra el presente documento.

Tabla 1 Comparación entre 3L-NPC y topologías derivadas

Nombre	Switches	Diodos	Inductor	Eficiencia	Pérdidas totales	Balace de perdidas
<i>Comparado al 3L-NPC</i>						
<i>3L-NPC</i>	<i>4</i>	<i>2</i>	<i>1</i>	<i>Referencia</i>	<i>Referencia</i>	<i>Referencia</i>
<i>3L-ANPC</i>	<i>6</i>	<i>0</i>	<i>1</i>	<i>Igual a ref</i>	<i>Igual a ref</i>	<i>Mejor</i>
<i>3L-SNPC</i>	<i>6</i>	<i>2</i>	<i>1</i>	<i>Igual a ref</i>	<i>Igual a ref</i>	<i>Mejor</i>
<i>3L-ASNPC</i>	<i>8</i>	<i>0</i>	<i>1</i>	<i>Mayor</i>	<i>Menor</i>	<i>Mucho mejor</i>
<i>N-3L-SNPC</i>	<i>6</i>	<i>2</i>	<i>1</i>	<i>Mayor</i>	<i>Mucho menor</i>	<i>Mejor</i>
<i>3L-A-NPC</i>	<i>3</i>	<i>0</i>	<i>1</i>	<i>Mayor</i>	<i>Mucho menor</i>	<i>Igual a ref</i>
<i>Conergy-NPC(Tipo T)</i>	<i>4</i>	<i>0</i>	<i>1</i>	<i>Mayor</i>	<i>Mucho menor</i>	<i>Mejor</i>
<i>SI-NPC</i>	<i>4</i>	<i>2</i>	<i>2</i>	<i>Mayor</i>	<i>Igual a ref</i>	<i>Mejor</i>

2.4. Topología del inversor de tres niveles tipo T

En la Figura 8, podemos observar una variante del clásico inversor NPC, el cual consiste en un medio puente con su salida conectada a neutro utilizando un switch bidireccional construido con dos transistores conectados en serie, a dicha topología es a lo que se le llama Inversor tipo T. La premisa de esta topología es que se puede alcanzar voltaje cero a través de la conexión al punto medio del bus DC accionando S+ o S- según el signo de la corriente. En el semi ciclo positivo, se acciona S1 y S+ de forma complementaria, mientras que para el semi ciclo negativo análogamente lo hace S2 y S-. En la “Tabla 2”, se observa los estados de conmutación para cada semiconductor,

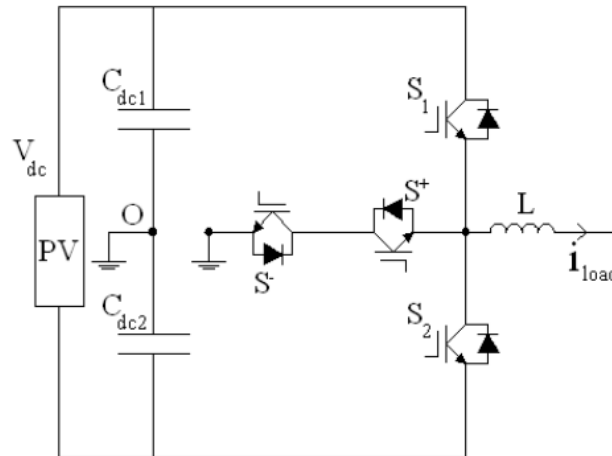


Figura 8 Inversor tipo T

Tabla 2 Estados de conmutación del inversor tipo T

	S1	S+	S-	S2
Positivo	<i>On</i>	<i>Off</i>	<i>On</i>	<i>Off</i>
0+	<i>Off</i>	<i>On</i>	<i>On</i>	<i>Off</i>
0-	<i>Off</i>	<i>On</i>	<i>On</i>	<i>Off</i>
Negativo	<i>Off</i>	<i>On</i>	<i>Off</i>	<i>On</i>

2.5. Inversor de tres niveles trifásico tipo T

El caso monofásico de esta topología T, es fácilmente extrapolable a un circuito trifásico, el cual es el objeto de interés de este documento. Añadiendo dos pares de IGBT en forma de switch bidireccional desde las nuevas fases hacia el punto medio y dos piernas extra para cada las fases se consigue un inversor trifásico de tres niveles tipo T.

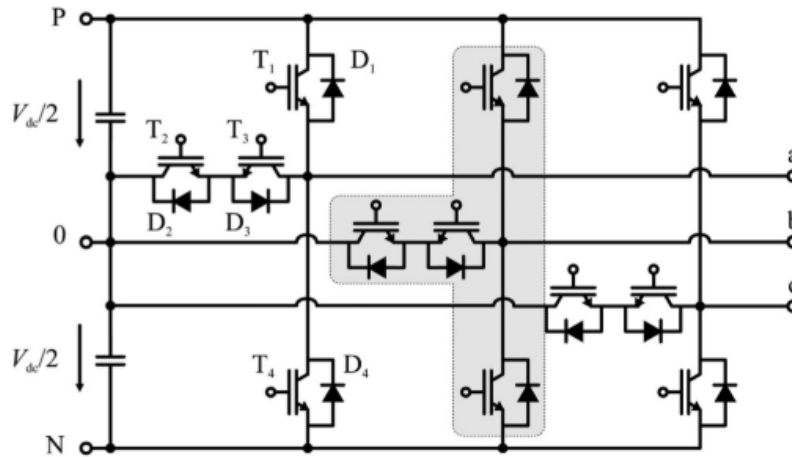


Figura 9 Inversor trifásico de tres niveles tipo T

2.6. Operación del 3LT² NPC inverter

Considerando que cada switch del convertidor solo admite dos estados (encendido y apagado), el total de estados posibles es de 4096 (2^{12}). Debido a las características de operación propias de la topología, no todas las combinaciones de encendido y apagado de switches es admisible. Las restricciones que rigen la conmutación son las siguientes:

- **No se debe generar cortocircuito hacia el lado DC:** Esto se debe a la naturaleza de la fuente de voltaje de esta compuerta, lo que implica que no deben hacer dos interruptores de la misma pierna en conducción al mismo tiempo. Entiéndase por pierna a los switches conectados en forma de medio puente.
- **Nivel de voltaje positivo:** El nivel de voltaje positivo se consigue siempre que el switch conectado al positivo de la barra DC de cada fase entre en conducción
- **Nivel de voltaje cero:** El nivel neutro de voltaje se obtiene al entrar en conducción los switches T2 y T3

- **Nivel de voltaje negativo:** El nivel de voltaje negativo se obtiene al entrar en conducción el switch T4.

Ahora bien, es necesario una secuencia de conmutación para poder obtener la corriente en la rama correcta. El voltaje positivo [P] se obtiene conmutando T1 y T2 simultáneamente, voltaje cero [O] conmutando switch T3 y T4 simultáneamente, y para voltaje negativo [N] los switch T4 y T3. En la figura 10 se puede observar la topología equivalente del circuito para cada estado.

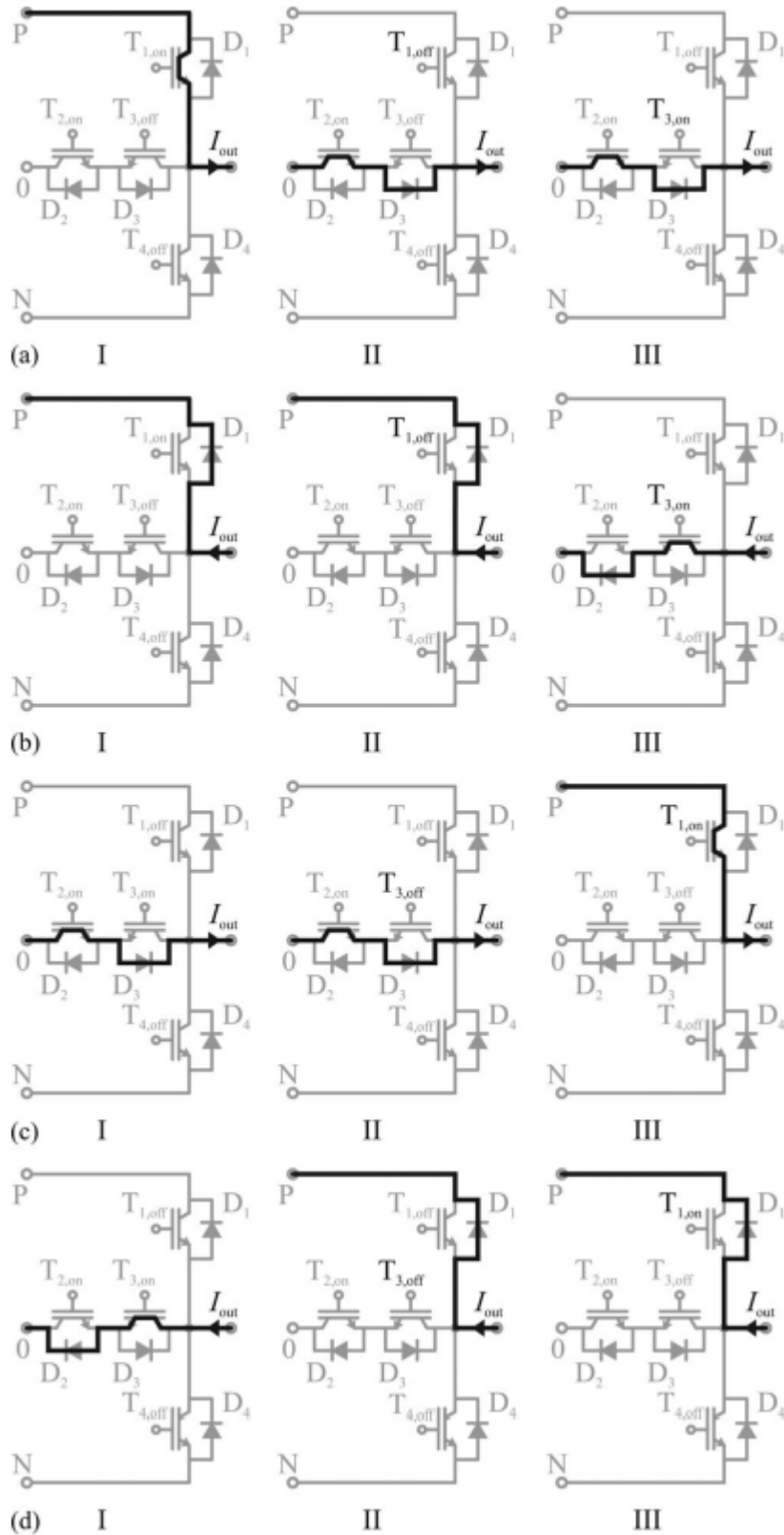


Figura 10 Conmutación de corriente durante transición de estados (P→0) para (a) positivo y (b) negativo. Conmutación de corriente durante transición de estados (0→P) para (c) positivo y (d) negativo

Capítulo 3

Modelación dinámica y estrategia de control

3.1 Introducción

En este capítulo se aborda la modelación y el control del inversor trifásico de tres niveles tipo T. Se inicia con una revisión detallada de la topología del inversor, describiendo su estructura y los componentes clave. Luego, se desarrollan las ecuaciones de estado que describen su funcionamiento en los ejes abc, transformándolas posteriormente a los ejes dq mediante la transformada de Park, lo que facilita el análisis y el diseño del controlador.

Se derivan las ecuaciones necesarias para implementar un control PID sobre las variables de interés, buscando asegurar que el inversor opere de manera estable y eficiente. Además, se discuten las técnicas de modulación para la generación de señales PWM que permiten el correcto funcionamiento del inversor.

3.2. Modelación del inversor de tres niveles tipo T

El diagrama del sistema del convertidor DC/AC es ilustrado en la figura 11, donde se observa que es posible controlar directamente la potencia activa y reactiva. Se utilizan transformaciones de abc a dq con el fin de reducir el orden del sistema y facilitar el control de este.

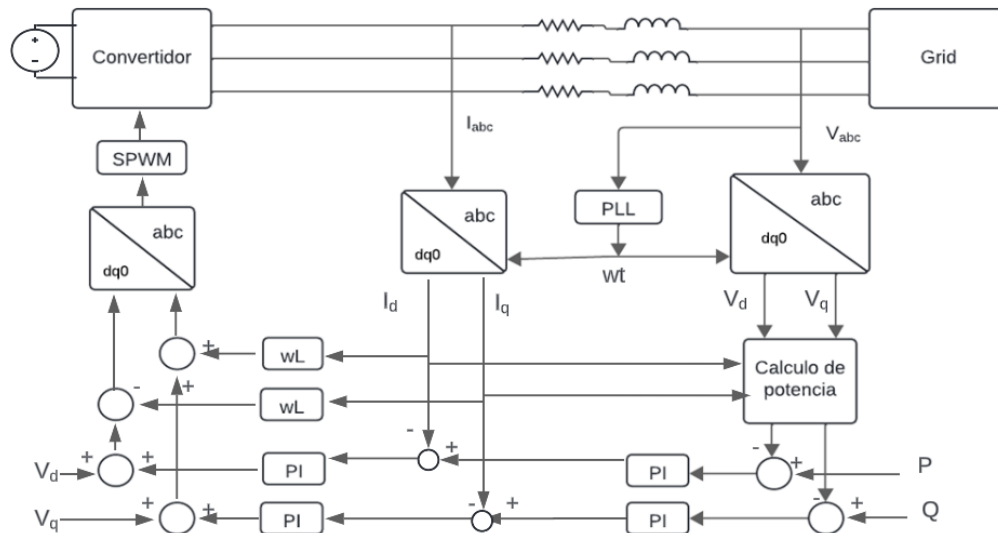


Figura 11 Diagrama de control del sistema

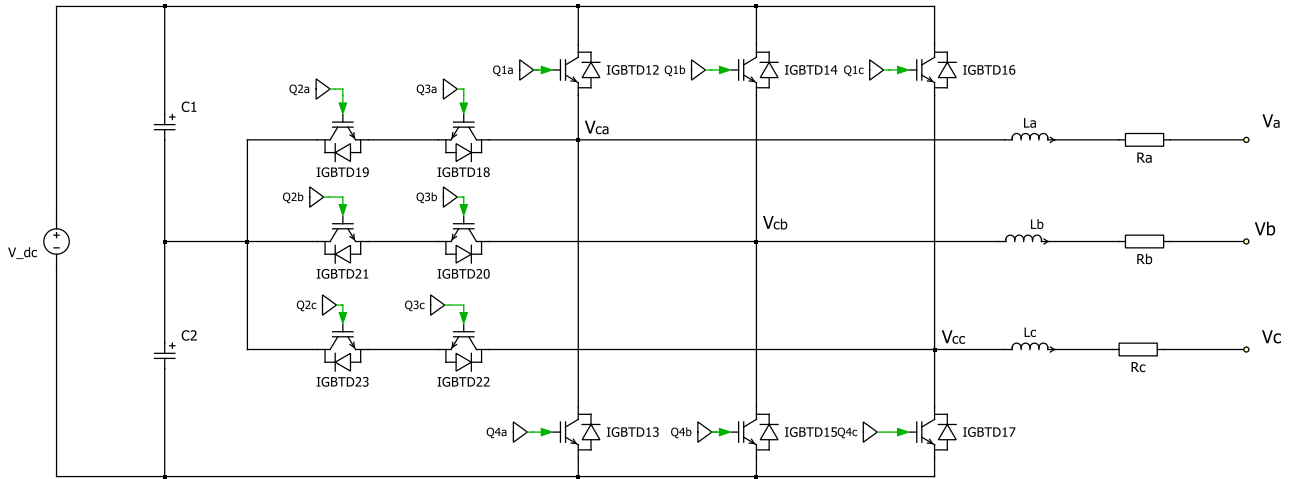


Figura 12 Diagrama esquemático 3LTTI

La estructura del 3LTTI se muestra en la figura 12. Realizando análisis mediante LCK se deriva un set de ecuaciones de estado que modela el comportamiento del sistema es:

$$(3.1) \quad L \frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = -R \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} - \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} + \begin{bmatrix} v_{ca} \\ v_{cb} \\ v_{cc} \end{bmatrix}$$

Donde, V_a , V_b y V_c son voltaje de fase respecto al punto de acople (PCC). V_{ca} , V_{cb} , V_{cc} y i_a , i_b , i_c son los voltajes y corrientes de fase del 3LTTI respectivamente; L y R son los valores de inductancia y resistencia del filtro respectivamente.

3.3. Estrategia de control

Una vez conocida la topología y ecuaciones del convertidor, es de interés poder controlar el comportamiento de este, donde la meta es manipular la potencia activa y reactiva. Las ecuaciones a utilizar para este caso son las que se pueden ver en (3.2).

$$(3.2) \quad \begin{cases} P = \frac{3}{2}(v_d i_d + v_q i_q) \\ Q = \frac{3}{2}(v_q i_d - v_d i_q) \end{cases}$$

Ahora bien, como se puede ver en (3.2) las ecuaciones para potencia activa y reactiva son dependientes de voltaje y corriente en ejes dq, por lo tanto, es necesario que todas las ecuaciones del modelo estén en el mismo sistema de coordenadas. Para poder lograr esto, se aplica la transformada de Clark y park a las ecuaciones de estado del sistema.

En la ecuación (3.3) podemos observar el resultado de aplicar la transformada dq a las ecuaciones de estado originales, una de las principales ventajas de esto es que se reduce el orden del sistema, ya que pasamos de tres a dos ecuaciones a resolver. Ahora bien, dado que el objetivo es realizar control mediante la corriente, es necesario desacoplar tanto i_d como i_q en las ecuaciones, de forma que en una ecuación existan solo variables en d y la otra solo términos en q.

$$(3.3) \begin{cases} L \frac{di_d}{dt} + Ri_d = v_{cd} - v_d + L\omega i_q \\ L \frac{di_q}{dt} + Ri_q = v_{cq} - v_q - L\omega i_d \end{cases}$$

Para lograr desacoplamiento en d y q, pueden agregarse los términos u'_d y u'_q para i_d e i_q respectivamente los cuales permiten controlar cada variable de forma independiente. Se utiliza un controlador PI, donde u'_d y u'_q son calculados en (3.4).

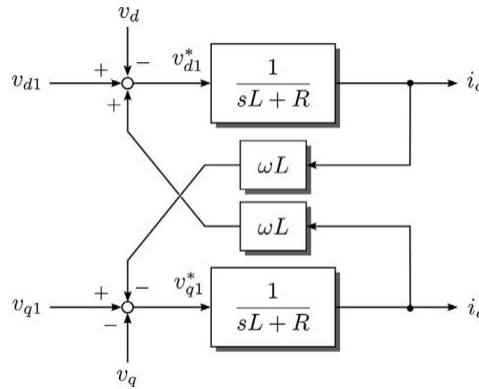


Figura 13 Diagrama de bloques representativo de las ecuaciones en dq

$$(3.4) \{u'_{dq} = PI(I'_{dq} - I_{dq})\}$$

Donde I'_{dq} representa la referencia para i_d e i_q que dependen de lo que se estime necesario para la red. Se aplica control mediante la ecuación (3.5).

$$(3.5) \begin{cases} v_{cd}^* = v_d + u'_d - L\omega i_q \\ v_{cq}^* = v_q + u'_q + L\omega i_d \end{cases}$$

3.4. Técnicas de modulación

Parte fundamental del funcionamiento de cualquier tipo de inversor está en el algoritmo que se utiliza para generar las señales de disparo. En la literatura existen diversas técnicas, entre las cuales destacan principalmente dos: SPWM y SVPWM.

La modulación por ancho de pulso sinusoidal (SPWM) es una técnica ampliamente utilizada en inversores trifásicos para generar señales de salida que imitan una forma de onda senoidal. En SPWM, una señal moduladora sinusoidal se compara con una señal portadora triangular de alta frecuencia. Los puntos de intersección entre la señal moduladora y la portadora determinan los instantes en los que los interruptores del inversor cambian de estado. Esta técnica permite controlar el ciclo de trabajo de los pulsos, modulando efectivamente la tensión de salida para que siga la referencia sinusoidal deseada. SPWM es valorada por su simplicidad y efectividad, proporcionando una buena calidad de la forma de onda de salida y reduciendo las distorsiones armónicas en comparación con otras técnicas de modulación básicas.

Por otro lado, La modulación por vector espacial (SVPWM, por sus siglas en inglés) es una técnica avanzada de modulación utilizada en inversores trifásicos para generar señales de salida con una forma de onda más cercana a la senoidal ideal. SVPWM trabaja mediante la representación de las tensiones deseadas en un sistema de coordenadas de vector espacial, dividiendo el espacio vectorial en seis sectores principales. Dentro de cada sector, la técnica determina las combinaciones óptimas de los estados de los interruptores del inversor para sintetizar el vector de tensión de salida deseado. Esto se logra mediante la conmutación de los interruptores de manera que el vector de salida promedio durante un ciclo de conmutación se acerque al vector de referencia deseado. SVPWM reduce significativamente las distorsiones armónicas y mejora la eficiencia del sistema en comparación con las técnicas de modulación tradicionales.

Si bien ambas técnicas son válidas y efectivas para la generación de pulsos de este tipo de inversor, gracias a la investigación previa se determinó que la óptima para este caso es la SPWM, ya que esta genera los mismos resultados que SVPWM y de implementación mucho más sencilla en el DSP a utilizar.

Como se utiliza una técnica de modulación SPWM y el inversor es de tres niveles, para poder controlar los cuatro interruptores correspondientes a cada fase se utilizan dos señales portadoras, a las que llamaremos “Triangular 1” y “Triangular 2”, las cuales se configuran con una amplitud de 0 a 0.5 y de 0 a -0.5 respectivamente. De esa forma, al comparar con una sinusoidal de referencia se obtienen los cuatro estados deseados. En la figura 14 se observa como la técnica de modulación SPWM con dos triangulares como Carrier generan los estados deseados para cada interruptor como se muestra en la Tabla 3.

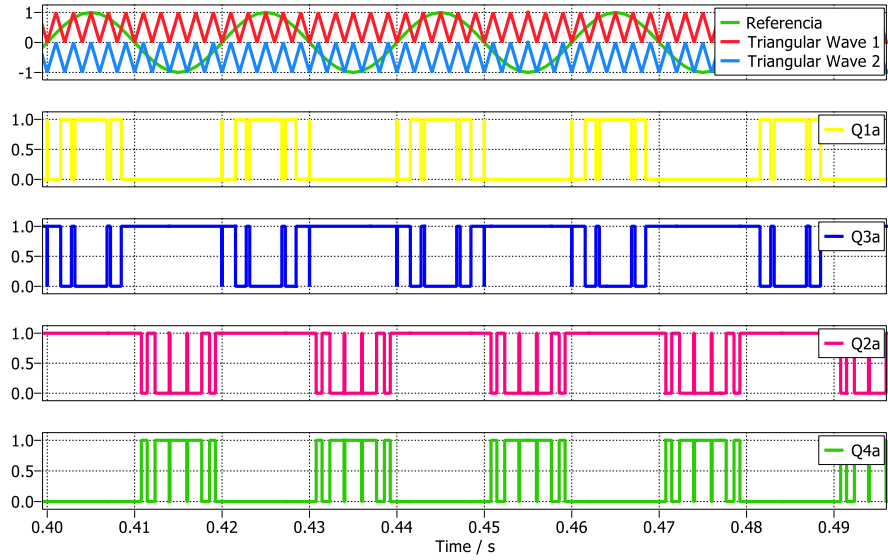


Figura 14 Señales de control y disparo

Tabla 3 Estados de conmutación

	Q1	Q2	Q3	Q4
Positivo	1	1	0	0
0+	0	1	1	0
0-	0	1	1	0
Negativo	0	0	1	1

Capítulo 4

Diseño y simulación

4.1. Introducción

En este capítulo, se presenta la simulación del funcionamiento del sistema con el objetivo de validar las ecuaciones que describen el modelo del convertidor y el control implementado. A través de esta simulación, se busca confirmar la precisión y efectividad del diseño teórico, proporcionando una herramienta de verificación previa a la implementación física. Utilizando software especializado PLECS, se simulan diferentes condiciones de operación y se analizan los resultados obtenidos para asegurar que el convertidor y el sistema de control cumplen con los requisitos de desempeño establecidos.

4.2. Cálculos previos

Para poder realizar una correcta simulación del sistema es necesario calcular el valor de los componentes necesarios tomando en consideración las condiciones impuestas de operación. Se consideran como valores iniciales para los cálculos los que se muestran en la tabla 4.

Tabla 4 Especificaciones del inversor

Parámetro	Valor	Unidad de medida
<i>Potencia nominal</i>	<i>1000</i>	<i>W</i>
<i>Voltaje DC</i>	<i>800</i>	<i>V</i>
<i>Frecuencia de conmutación</i>	<i>15000</i>	<i>Hz</i>

4.2.1. Corriente nominal

La corriente nominal se puede calcular utilizando la potencia nominal y el voltaje de salida:

$$(4.1) I_{rms} = \frac{P_{nom}}{\sqrt{3} * V_{rms}} = 1.52A$$

4.2.2. Corriente peak de salida

Para calcular la corriente peak del sistema reemplazamos la corriente RMS en la expresión que se muestra a continuación.

$$(4.2) I_{peak} = \sqrt{2} * I_{rms} = 2.15A$$

4.2.3. Cálculo de inductancia

La inductancia actúa como interfaz para la conexión entre la salida del inversor y la grilla trifásica. Para calcularla es necesario tener en cuenta el rizado de corriente permitido y el voltaje de salida del inversor.

$$(4.3) L = \frac{V_{dc}}{4 * f_s * \Delta I_{rizado}} = 153mH$$

4.2.4. Cálculo de resistencia

Para calcular R relacionamos la inductancia con el factor de amortiguación del sistema. Consideramos dicho factor τ de 5ms tal que:

$$(4.4) R = \frac{L}{\tau} = 30.6\Omega$$

4.2.5. Capacitores de enlace DC

En un inversor NPC de tres niveles, el voltaje de enlace de DC se divide en dos partes, por lo que necesitarás dos capacitores en serie para dividir el voltaje de manera equitativa.

$$(4.5) C_{dc} = \frac{\Delta I_{dc}}{2 * f_s * \Delta V_{dc}} = 6.8\mu F$$

4.2.6. Cálculos lazo de control

Dada la función de transferencia del lazo de control disponible en la literatura [14], es posible calcular los valores para el controlador PI de forma sencilla reemplazando en la ecuación con los valores previamente obtenidos.

$$(4.6) k_{pd} = \frac{L}{3T_s} = 765 \quad (4.6) k_{id} = \frac{L}{3T_s * T_f} = 153000$$

4.3. Simulación del sistema

En la etapa de simulación, se propone la conexión entre el inversor y la red utilizando un filtro LC en su interfaz. Inicialmente, el sistema se encuentra desconectado; posteriormente, mediante una señal externa, se accionan tres interruptores que enlazan el inversor con la red trifásica. En la figura 15 se observa la disposición de los elementos en el sistema a simular. Se puede notar que se conecta el inversor a la red trifásica con un filtro LC como interfaz y que se dispone de un interruptor que encarga de conectar el sistema.

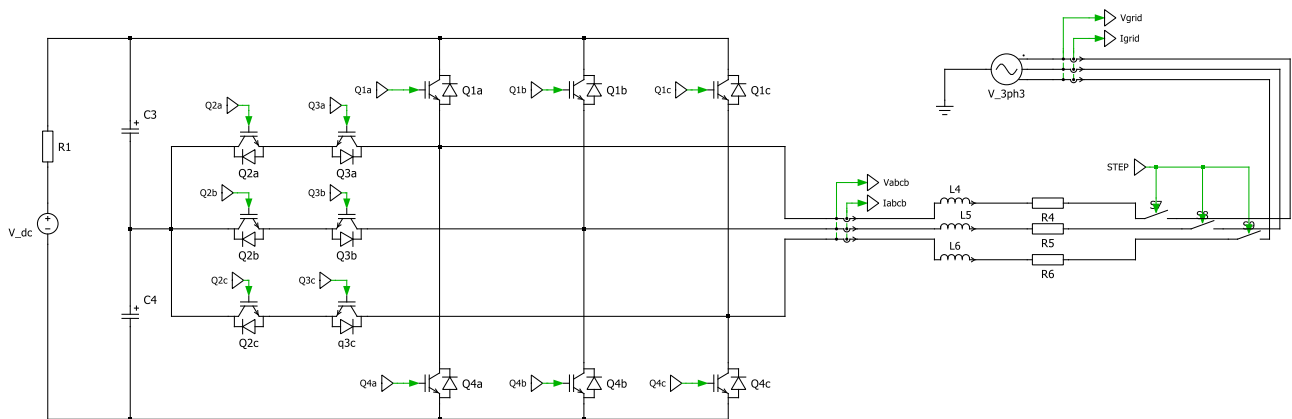


Figura 15 Esquemático del sistema Inversor/Red

4.3.1. Técnica de modulación

Existen diversas técnicas de modulación para el funcionamiento de inversores, en esta ocasión se utilizó modulación SPWM con dos Carrier, ya que esta es simple de implementar en el entorno que se desea prototipar y entrega excelentes resultados. Esta consta de la comparación entre una onda sinusoidal y dos señales triangulares de amplitud conocida con un offset entre ellas. En la figura 16 se observa el diagrama de bloques con el que se generan las señales triangulares y sinusoidal en PLECS.

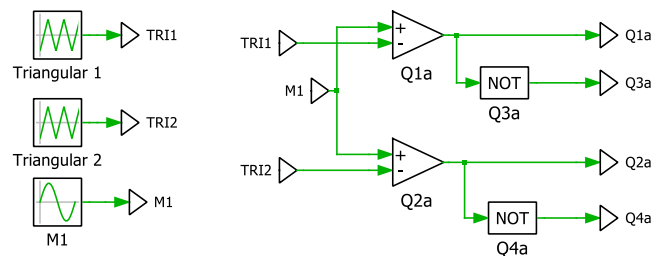


Figura 16 Generación de pulsos

En la figura 17 se observa la comparación entre la señal moduladora y ambos Carrier junto a los pulsos de disparo resultantes de dicha comparación. Es de suma importancia notar que los pulsos de salida Q1a y Q3a son complementarios, es decir que nunca están en activos al mismo tiempo. De la misma forma Q2a y Q4a también son complementarios. La misma regla se aplica para las dos fases restantes.

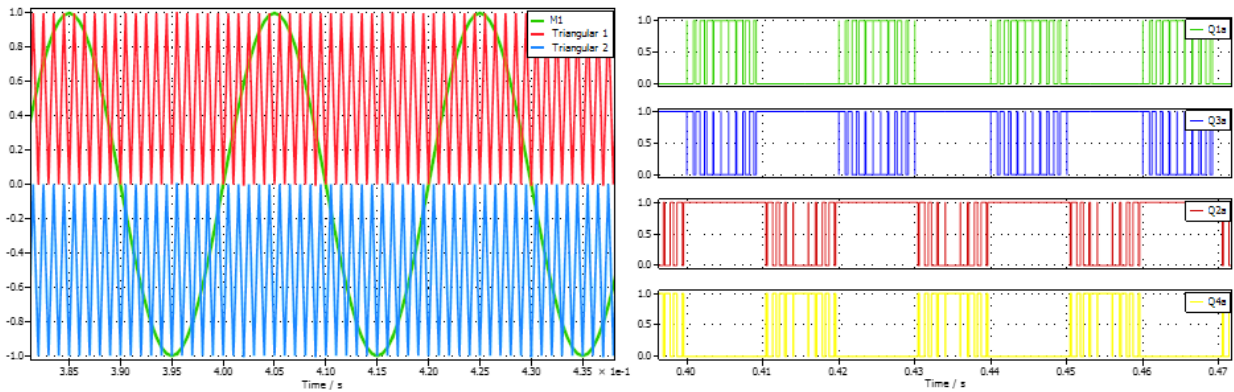


Figura 17 Comparación entre triangulares y sinusoidal / Pulsos resultantes

4.3.2. Simulación en lazo abierto

Para empezar, se propone la simulación del sistema Inversor/Red, sin la inclusión del lazo de control de corriente, esto con el fin de observar el comportamiento de las variables de estado cuando se realiza una conexión arbitraria.

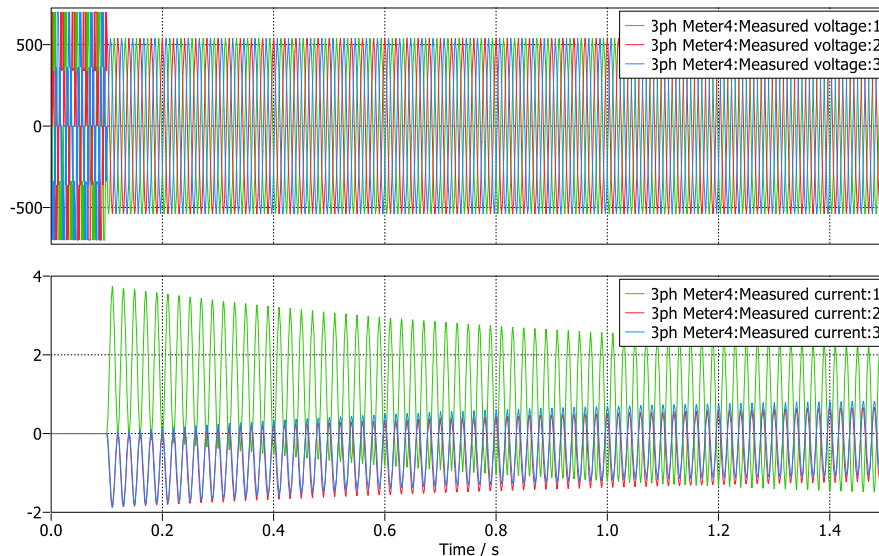


Figura 18 Voltaje y corriente del sistema sin acción de control

En la figura 18 se observan voltaje y corriente del sistema respectivamente, donde en el segundo 0.1 de simulación se acciona un interruptor que une el inversor con la red. Se evidencia un cambio inmediato en la corriente y voltaje del sistema, donde la corriente pasa de cero a valores irregulares, esto se debe a que no existe ni sincronización entre fases, si una conexión adecuada.

4.3.3. Simulación en lazo cerrado

En esta etapa se busca validar los cálculos y ecuaciones del controlador previamente diseñado.

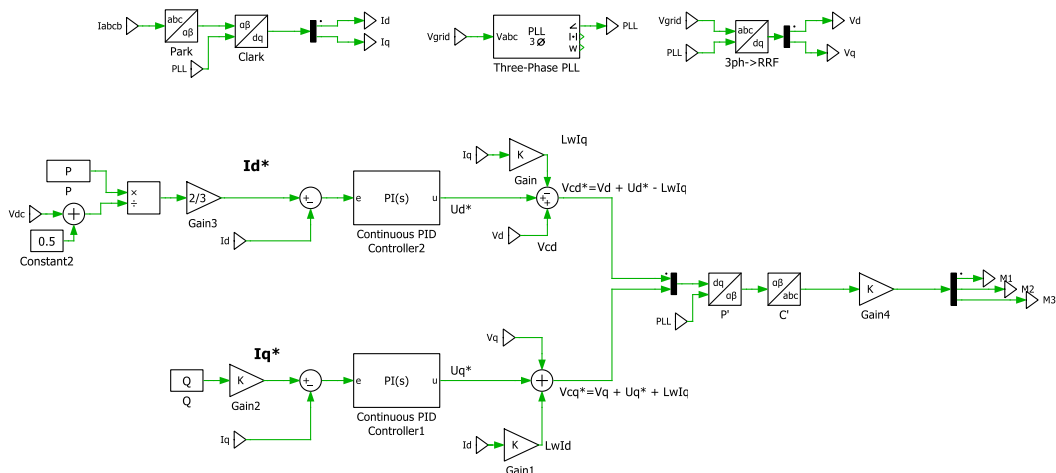


Figura 19 Diagrama de control 3LTTI en PLECS

En la figura 19 se muestra la disposición de los elementos encargados de realizar la acción de control de potencia activa y reactiva del sistema, las conexiones y bloques presentes en la simulación resultan en una representación idéntica a la de las ecuaciones matemáticas presentadas en capítulos anteriores.

En cuanto al voltaje, en las Figuras 20 se observa la forma de onda del voltaje de línea del inversor, donde se verifica claramente la obtención de los tres niveles propios del inversor, así como la frecuencia y desfase deseados.

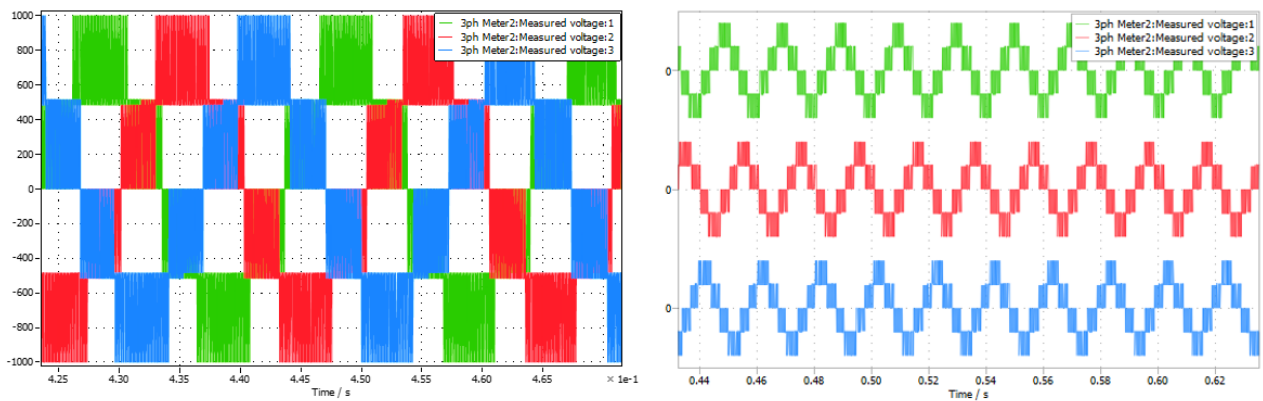


Figura 20 Voltaje de salida del inversor

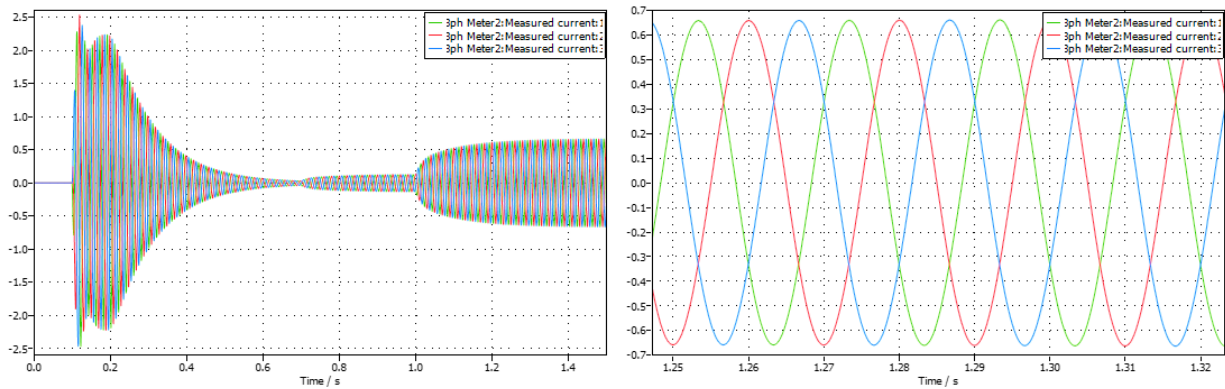


Figura 21 Corriente de salida del inversor/Corriente de salida del inversor con zoom

En la Figura 21 se muestra el comportamiento de la corriente suministrada desde el inversor hacia la red frente a tres cambios de referencia de potencia: 10, 200 y 1000 W, respectivamente. Se observa un inrush al momento de conectarse a la red en $T=0.1$, algo esperable y propio de esta topología. Posteriormente, las referencias de potencia de 200 y 1000 W se establecen en $T=0.7T$ y $T=1$, respectivamente, donde se puede observar que el control de corriente funciona según lo previsto, asemejándose bastante a una respuesta de primer orden, sin sobrepasos ni oscilaciones.

En la figura 22 se observa el espectro armónico de una fase del sistema, donde podemos notar que el componente fundamental se encuentra en 50Hz con presencia de algunos componentes alrededor de dicha frecuencia. Se puede observar también que hay algunos componentes menos alrededor de los 15kHz, esto debido a que esta es la frecuencia de conmutación a la que opera el inversor.

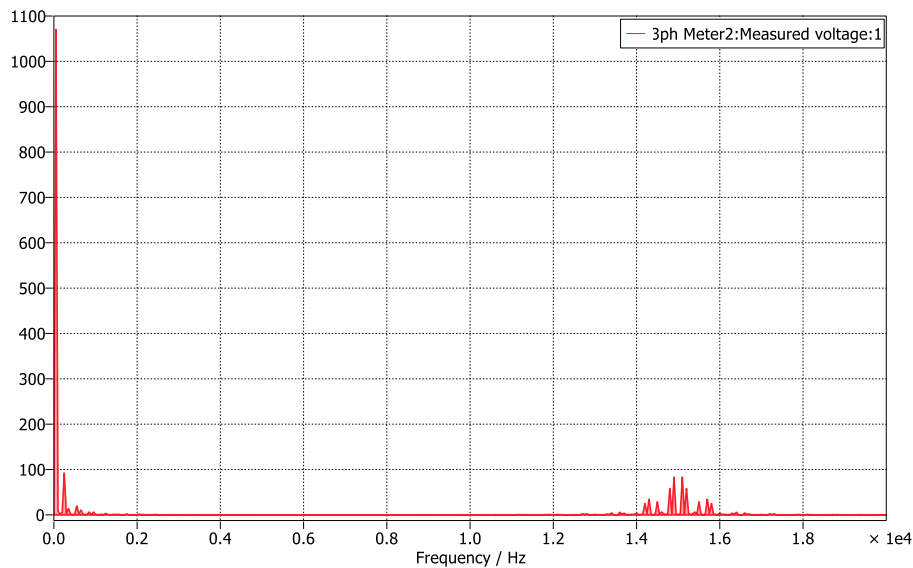


Figura 22 Espectro armónico

Capítulo 5

Diseño y evaluación experimental del prototipo

5.1. Introducción

En este capítulo se detalla la puesta en marcha del prototipo propuesto en lazo abierto, dividiéndose en tres tareas principales: el diseño del PCB, la generación de pulsos mediante el DSP y la puesta en marcha del sistema completo. Primero, se aborda el diseño del PCB, donde se explican las decisiones de diseño y las especificaciones técnicas necesarias para soportar el convertidor. A continuación, se describe el proceso de generación de pulsos de control utilizando el DSP, destacando la programación y configuración requerida para lograr un control preciso. Finalmente, se cubre la puesta en marcha del prototipo, incluyendo la integración de todos los componentes y la validación funcional del sistema en condiciones reales de operación.

5.1. Generación de pulsos

El prototipo no tiene ninguna utilidad si no recibe las señales de disparo correctas. Estas señales deben tener la frecuencia, fase y amplitud adecuadas para garantizar un funcionamiento óptimo. El algoritmo de generación utilizado se basa en la técnica SPWM (Sinusoidal Pulse Width Modulation), en la cual, mediante la comparación de una señal moduladora sinusoidal de referencia y una señal triangular (carrier), se generan los pulsos necesarios para disparar cada IGBT. Por ende, para poder llegar a esos resultados primero se debe indagar en el funcionamiento interno del DSP a utilizar con el fin de realizar una correcta configuración de este. En la figura 27 se puede observar la estructura interna de los módulos que componen el DSP

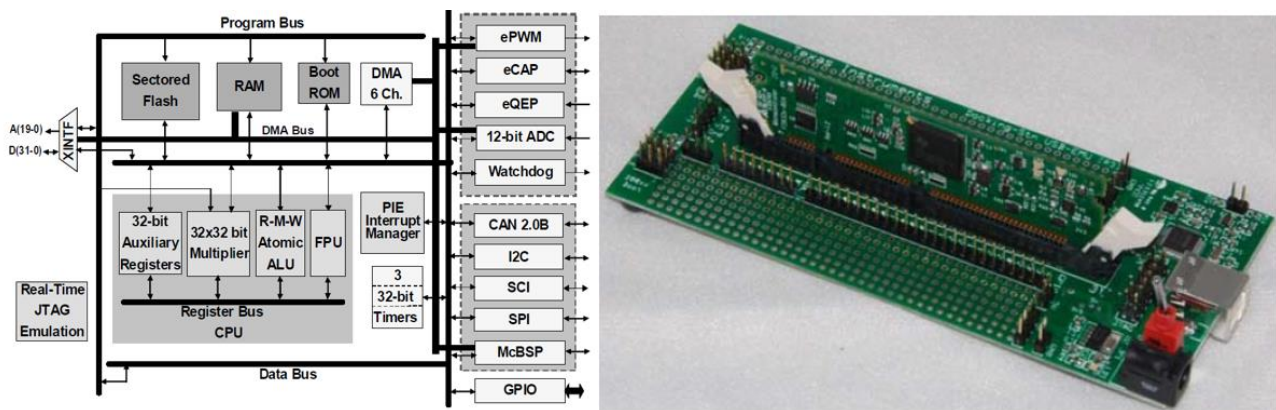


Figura 23 Diagrama interno del DSP/Kit de desarrollo

5.1.1. Modulo ePWM

Dentro del DSP a utilizar el módulo al cual se le presta especial atención es el módulo “ePWM”, ya que este es el encargado de generar los pulsos necesarios para el disparo de los interruptores en el circuito.

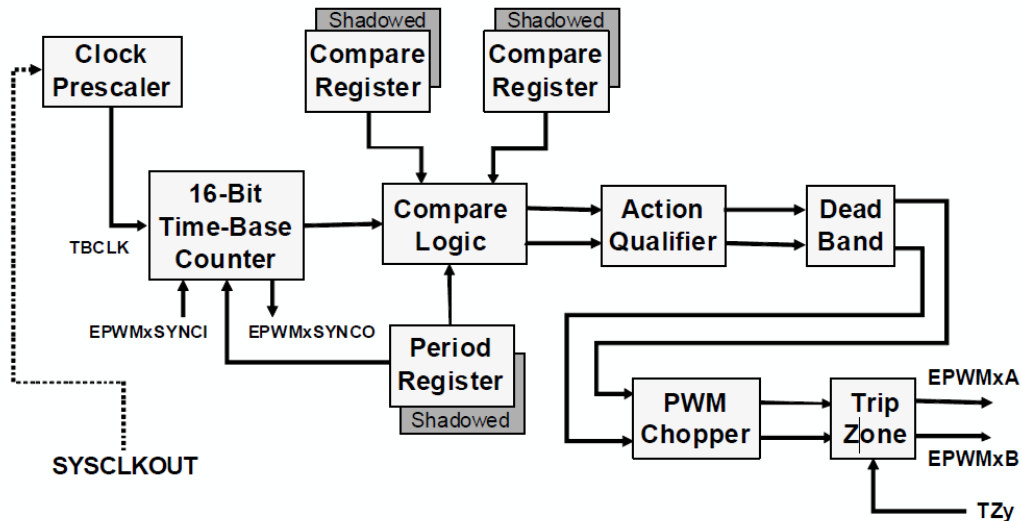


Figura 24 Diagrama de bloques del módulo ePWM

En la figura 24 se muestra el diagrama de bloques del módulo ePWM donde la función de los bloques son:

Clock Prescaler: El módulo ePWM recibe una señal de reloj principal (SYSCLKOUT). Esta señal pasa a través de un prescaler de reloj que ajusta la frecuencia del reloj base (TBCLK), que es utilizado por el contador de base de tiempo.

16-Bit Time-Base Counter: El contador de base de tiempo de 16 bits es el corazón del módulo ePWM. Este contador genera la base de tiempo para las señales PWM. Puede configurarse para funcionar en modo de conteo ascendente, descendente o en ambos sentidos (ascendente-descendente), lo que determina la frecuencia del ciclo PWM.

EPWMxSYNCCI y EPWMxSYNCO: Estos pines permiten sincronizar varios módulos ePWM, asegurando que trabajen en paralelo con las mismas bases de tiempo.

Period Register: Este registro configura el periodo del ciclo PWM. El valor en este registro define cuántos ciclos de reloj del contador base se necesitan para completar un ciclo completo del PWM. El registro está sombreado, lo que indica que los cambios en su valor no afectan de inmediato la operación del PWM; en su lugar, se aplican en el siguiente ciclo.

Compare Register: Los registros de comparación contienen los valores que el módulo utiliza para comparar con el contador base y definir cuándo se generan las transiciones en la señal PWM (cambio de alto a bajo o viceversa). Al igual que el registro de periodo, estos registros están sombreados para evitar modificaciones abruptas.

Compare Logic: La lógica de comparación recibe la salida del contador de base de tiempo y los valores de los registros de comparación. Genera la señal PWM con base en estos valores,

determinando los tiempos de encendido y apagado de los pulsos en función de las comparaciones.

Action Qualifier: Este bloque define las acciones específicas que deben tomarse en los bordes de las señales PWM, como cuándo cambiar de estado (alto/bajo). Permite controlar detalladamente cómo se comportan las salidas PWM en los puntos de comparación.

Dead Band: El bloque de Dead Band genera un retraso programable entre las señales PWM para evitar que los transistores de potencia (como IGBTs o MOSFETs) en configuraciones puente entren en cortocircuito debido a la conmutación simultánea. Esta función asegura que las señales de los canales A y B del PWM no cambien de estado al mismo tiempo.

PWM Chopper: El bloque de PWM Chopper modula la señal PWM a una frecuencia más alta y corta los pulsos para reducir el tiempo promedio de encendido, útil en ciertas aplicaciones de control de potencia.

Trip Zone: Este bloque gestiona las zonas de protección (o trip zones). Detecta condiciones peligrosas o de sobrecarga y apaga inmediatamente la salida PWM (EPWMxA, EPWMxB) para proteger el sistema, como parte de las funciones de seguridad.

5.1.2. Implementación de algoritmo en DSP

Para llevar a la práctica los pulsos generados mediante simulación en capítulos anteriores, se utiliza un DSP TMS28335 de Texas Instruments junto con la extensión de Matlab/Simulink “C2000 Microcontroller Blockset”.

El C2000 Microcontroller Blockset de Simulink es una herramienta de desarrollo que facilita la programación y simulación de aplicaciones en los microcontroladores C2000 de Texas Instruments (TI), que son comúnmente utilizados en sistemas de control digital de potencia, motores y aplicaciones de conversión de energía.

El proceso mediante el cual Simulink genera y carga código en un DSP como el C2000 involucra varios pasos clave (Anexo). Primero, el modelo gráfico de Simulink se traduce a código C embebido a través de Embedded Coder, que mapea los bloques del modelo a funciones de hardware específicas del DSP. Este código luego se optimiza para ajustarse a la arquitectura del DSP, maximizando la eficiencia en términos de rendimiento y uso de memoria. Posteriormente, el código C se compila utilizando un compilador especializado, como el de Code Composer Studio (CCS), que lo convierte en un archivo binario que el DSP puede ejecutar directamente. Finalmente, este archivo binario se descarga al microcontrolador y se ejecuta en tiempo real en el hardware.

El DSP TMS28335 cuenta con un módulo especializado para la generación de pulsos PWM, conocido como ePWM. Este DSP en particular dispone de 12 módulos ePWM, cada uno capaz de generar 2 señales completamente independientes y configurables, que se reflejan en los puertos “Digital Output” del kit de desarrollo.

La lógica detrás del módulo ePWM para esta aplicación se basa en la comparación entre dos registros:

TBPRD y CMP. El registro TBPRD o “Timer Base Period” fija la frecuencia de una señal de diente de sierra o triangular, y el registro CMP o “Compare” es el valor con el que se compara el primer registro, generando un pulso alto o bajo según la configuración del módulo como se ve en la figura 25.

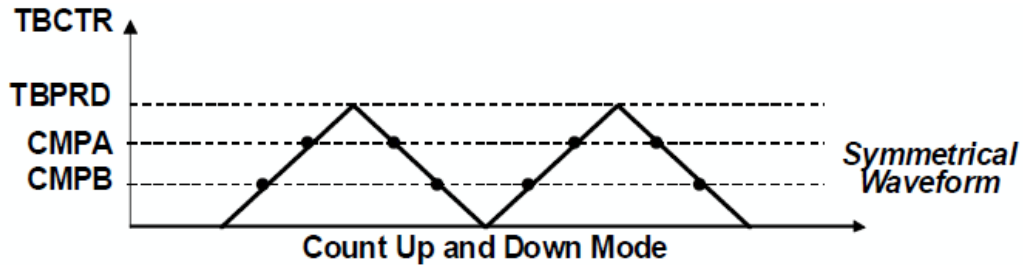


Figura 25 comparación interna entre registros

En la Figura 26 se muestra la configuración en Simulink para la generación de pulsos utilizando la técnica SPWM. Esto se logra configurando el valor del registro CMP como una señal sinusoidal, que luego se compara con TBPRD para generar los pulsos deseados. Este proceso se repite dos veces más con señales sinusoidales desfasadas 120° para obtener los pulsos para las tres fases.

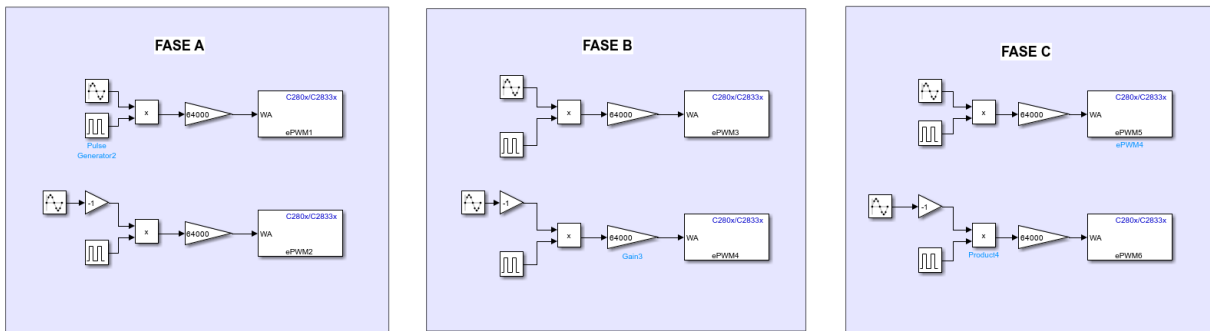


Figura 26 Diagrama de bloques Simulink

Verificamos que las señales se comporten como deseamos inspeccionándolas en el osciloscopio. Se buscan tres puntos clave en las señales: desfase de 120°, tiempos muertos entre señales complementarias y la forma de onda.

En la Figura 27 se pueden ver las formas de onda de Q1, Q3, Q2 y Q4, respectivamente. Se confirma que la forma de onda es idéntica a la observada previamente en el entorno de simulación. En esta imagen, se ha reducido deliberadamente la frecuencia de conmutación para observar con mayor precisión que se cumplan las condiciones deseadas.

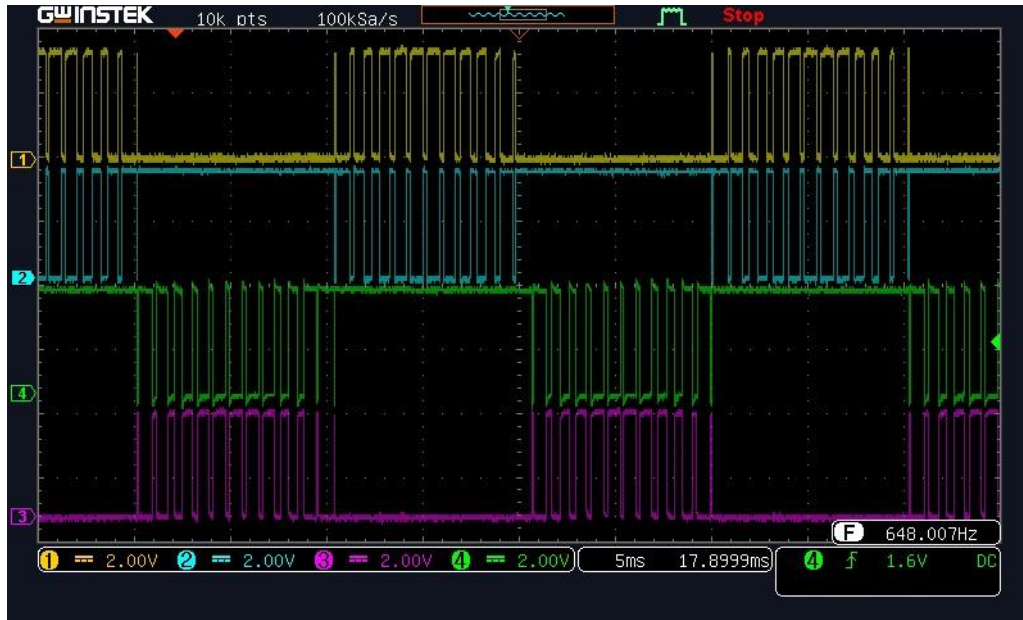


Figura 27 Forma de onda Q1, Q3, Q2 y Q4

En la Figura 28 se observa la medición de las señales correspondientes a Q1 de las fases A, B y C, donde buscamos verificar un desfase de 120° . Se puede notar que el desfase entre cada fase es correcto, ya que existe una diferencia de 6.66 ms entre el primer disparo de cada señal, lo que equivale a un tercio del periodo, considerando que la frecuencia es de 50 Hz.



Figura 28 Desfase entre fases

Por último, en la Figura 29 se observa el tiempo muerto entre señales complementarias, que en este caso se definió en $1.20 \mu\text{s}$. Podemos verificar que se cumple dicho tiempo muerto al observar el diferencial de tiempo entre los cursores del osciloscopio, el cual indica exactamente $1.20 \mu\text{s}$.

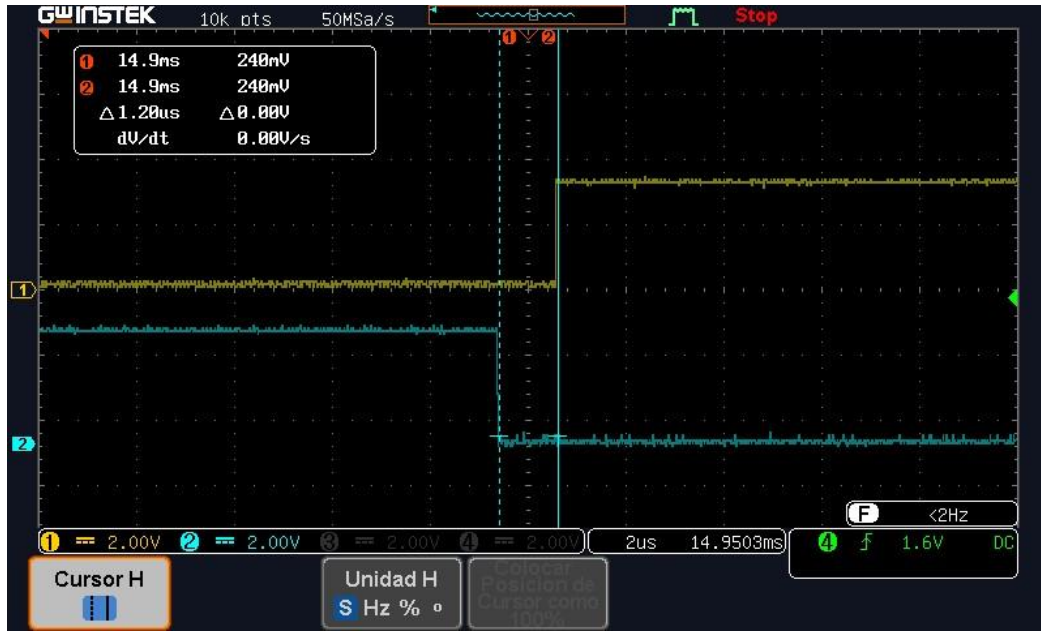


Figura 29 Tiempo muerto señales complementarias

5.2. Cálculos y elección de componentes para circuito de potencia

Dadas las especificaciones del circuito impuestas previamente, es necesario realizar un análisis matemático el cual permita escoger los componentes adecuados para la fabricación de este. En la tabla 4 se encuentran los valores que determinan las prestaciones del circuito.

Tabla 5 Parámetros del prototipo

Parámetro	Valor	Unidad de medida
Potencia nominal	1000	W
Voltaje DC	800	V
Frecuencia de conmutación	15000	Hz

Para el inversor trifásico de tres niveles tipo t, hay dos puntos principales a considerar en su construcción, estos son la elección de dispositivos semiconductores y el cálculo de condensadores NPC.

5.2.1. Cálculo de capacitores

En un inversor NPC, los capacitores de enlace de DC son críticos para estabilizar el voltaje entre los diferentes niveles de la topología, especialmente porque se requiere dividir el voltaje de enlace de DC entre varios niveles. En la ecuación 5 se encuentra la expresión con la que se calcula el valor de los condensadores a utilizar, donde “fs” es la frecuencia de conmutación, “Inom” la corriente nominal del inversor y “ΔVdc” el rizado de la fuente de voltaje DC.

$$(5.1) C_{dc} = \frac{I_{nom}}{4 * f_s * \Delta V_{dc}}$$

Al reemplazar en la ecuación (5.1) con los valores de la tabla 4, se determina que el valor de los capacitores debe ser de al menos 200uF.

5.2.2. Elección de semiconductores

Dado que el sistema a implementar y las condiciones a las que debe ser sometido es importante seleccionar componentes que soporten altas corrientes y voltajes, es por esto que se escogen los IGBT IKP20N65H5XKSA1, que soportan voltajes de hasta 650V y corrientes de 42A.

5.2.3. Elección de drivers

A diferencia del entorno de simulación, en la práctica para poder accionar un dispositivo semiconductor MOSFET o IGBT no basta con aplicar directamente los pulsos de disparo en su terminal de control ya que por el funcionamiento de estos dispositivos se requieren valores de voltaje y corriente determinados. Para esta aplicación se selecciona el driver UCC21520DW de Texas instrument, ya que este posee dos módulos independientes de salida y es capaz de entregar hasta 6A de corriente.

5.3. Diseño de circuito de potencia

El diseño correcto del circuito impreso es una parte fundamental de este trabajo, ya que cualquier error, por pequeño que sea, puede afectar notablemente el comportamiento del prototipo. Para la elaboración del circuito esquemático se utilizó el software especializado KiCad.

En la figura 30 se muestra el esquemático general de la PCB. En esta etapa se es de suma importancia poner atención a las conexiones, por lo que se deben etiquetar adecuadamente cada nodo del circuito con el fin de facilitar la etapa de diseño más adelante.

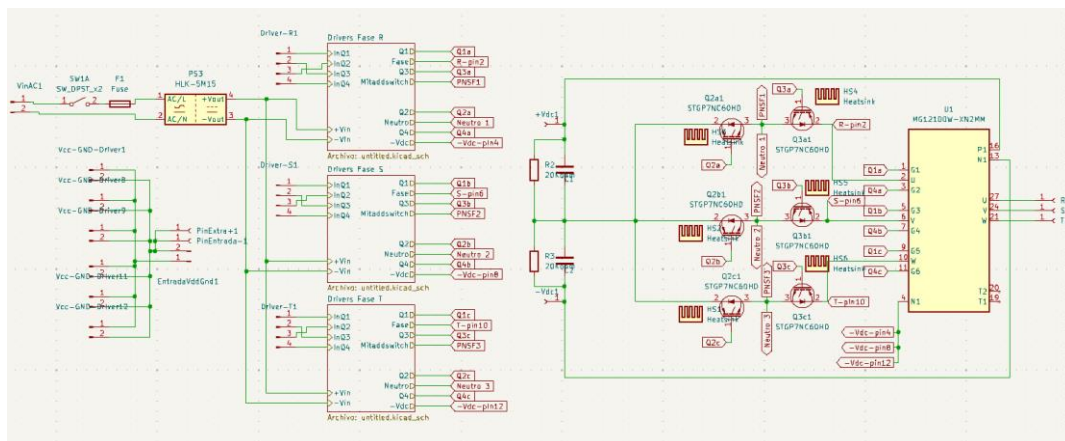


Figura 30 Esquemático 3LTTI en KiCad

En la figura 31, se muestra uno de los submódulos del esquemático que contienen las conexiones necesarias para el funcionamiento de los drivers. Se utilizaron dos drivers por fase, donde cada driver entrega dos pulsos, Q1 y Q3 para el driver 1 y Q2 y Q4 para el driver 2

final de la PCB

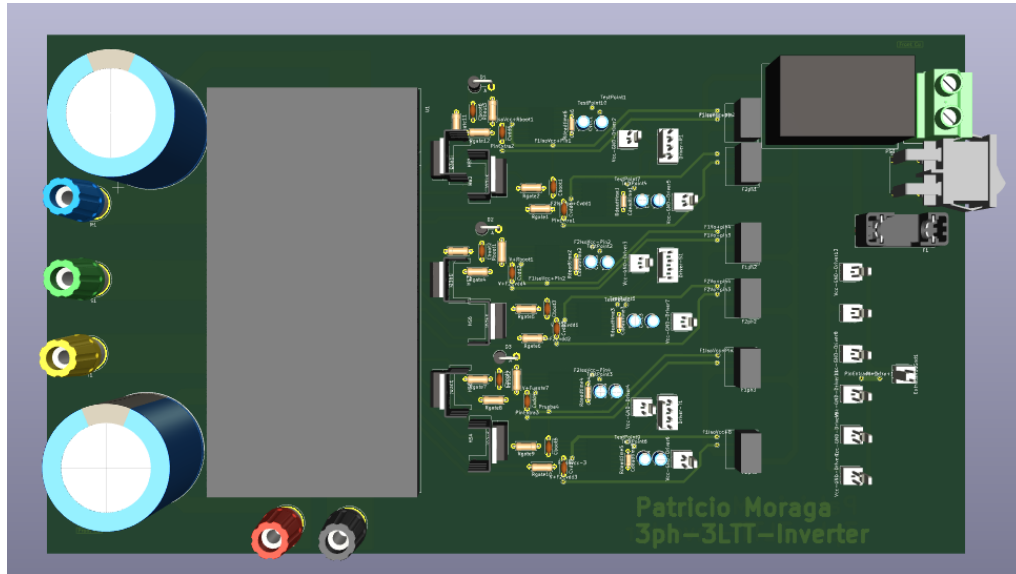


Figura 33 Vista 3D frontal PCB en KiCad

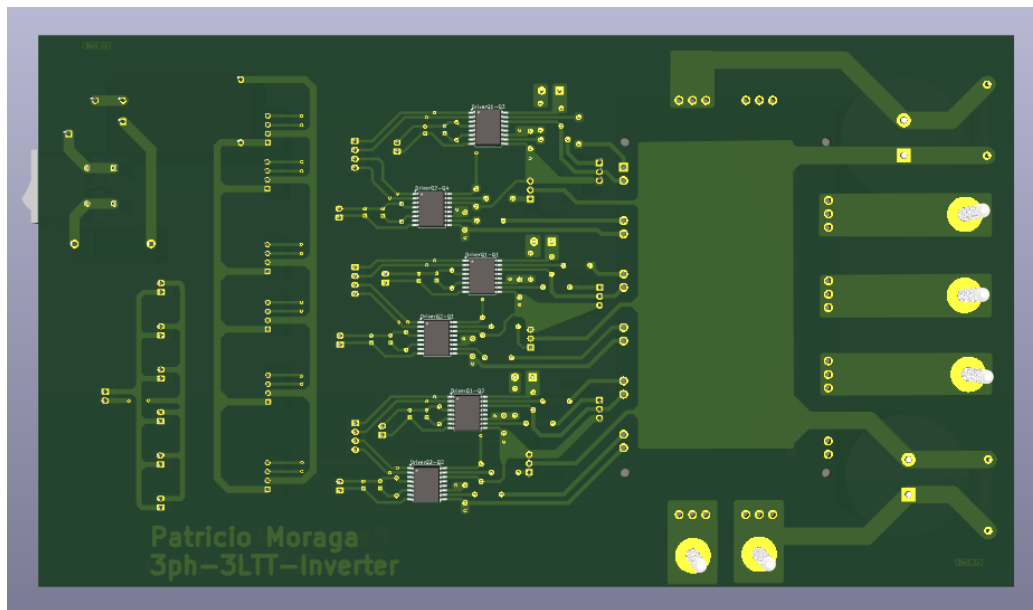


Figura 34 Vista 3D posterior PCB en KiCad

Finalmente, en la figura 35 podemos ver el resultado final de la PCB.

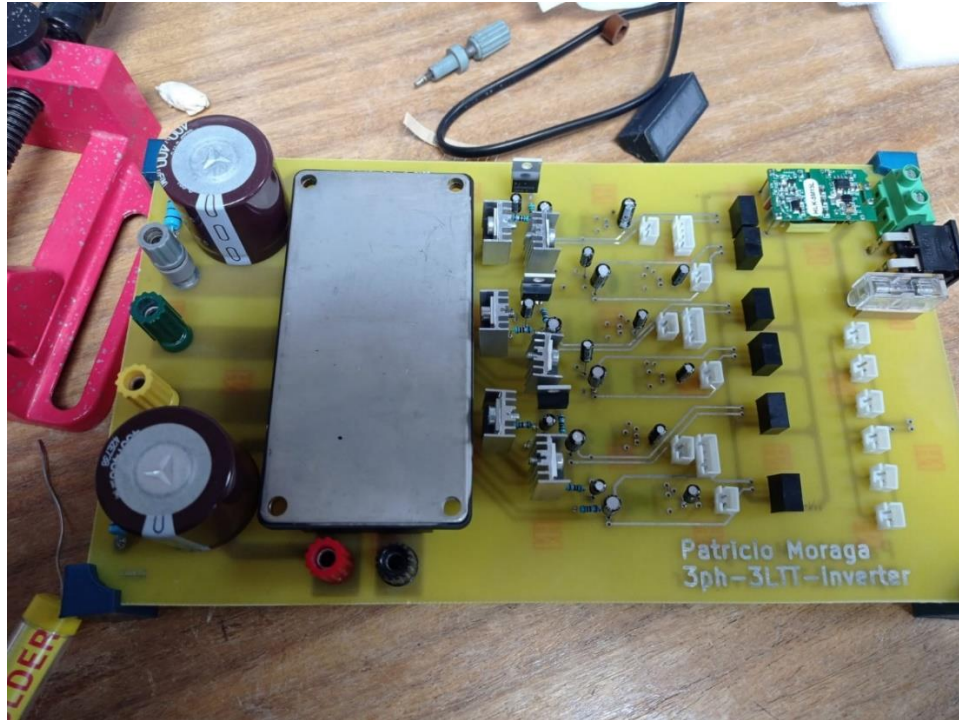


Figura 35 Resultados PCB

5.5. Puesta en marcha en lazo abierto

Una vez que la PCB está correctamente construida y el DSP emite las señales de disparo necesarias, es momento de poner en marcha el sistema completo. Para este punto se realizan pruebas del funcionamiento del sistema en lazo abierto, es decir, sin conectar el inversor a la red trifásica con el fin de verificar el funcionamiento del circuito antes de pasar a una operación más compleja.

Durante el proceso de pruebas preliminares se presentaron numerosos problemas, siendo el más significativo el ocurrido con las fuentes aisladas encargadas de energizar los drivers. Aunque la configuración escogida para la conexión de estas en la PCB fue correcta, las fuentes aisladas no fueron capaces de entregar la corriente pico de 4A requerida por los drivers. Por lo tanto, cada una de las seis fuentes aisladas fue sustituida por fuentes de poder disponibles en el pañol. La configuración final utilizada para probar el funcionamiento del inversor se muestra en la Figura 36.

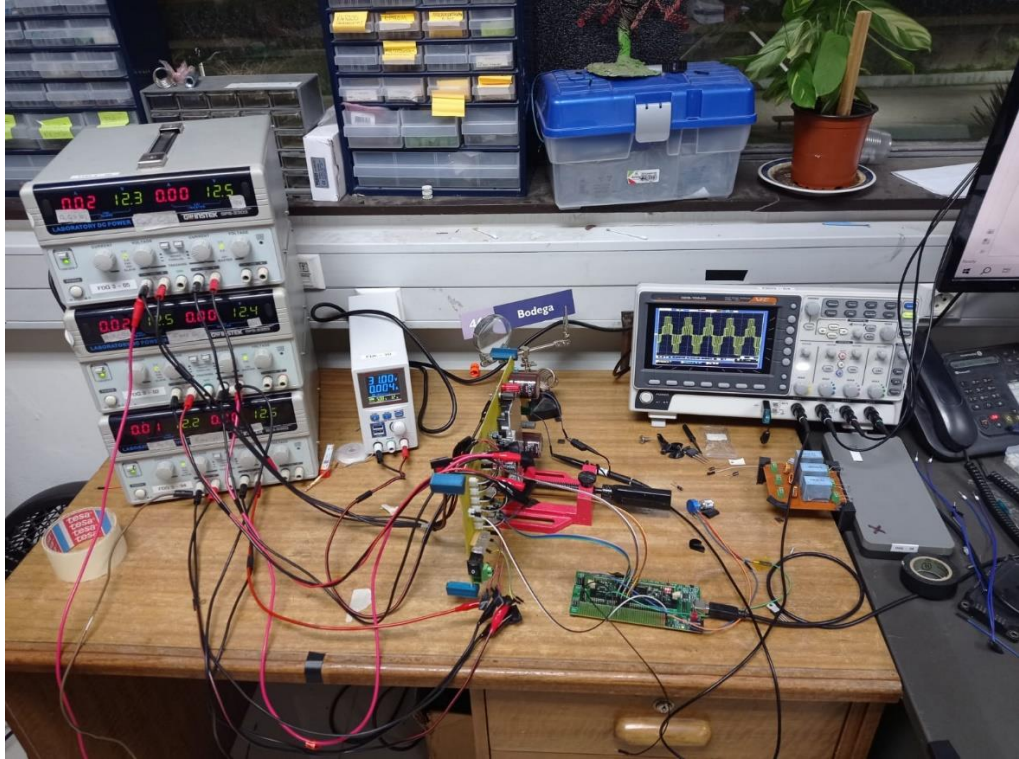


Figura 36 Setup de implementación

En la Figura 37 se puede observar el voltaje de línea a la salida del convertidor una vez operando. Se alimentó con un voltaje de 35V DC y se observan claramente los tres niveles de voltaje propios del inversor, al igual que en la simulación. Por otro lado, aunque los resultados son satisfactorios, se nota una diferencia de voltaje en los niveles medios del gráfico, los cuales no se ven en la simulación. Esto se debe a que, al llevar un circuito a la realidad, existen condiciones que no se presentan en la simulación. En este caso, los capacitores no son idénticos, lo que provoca que la forma de onda no sea completamente simétrica.

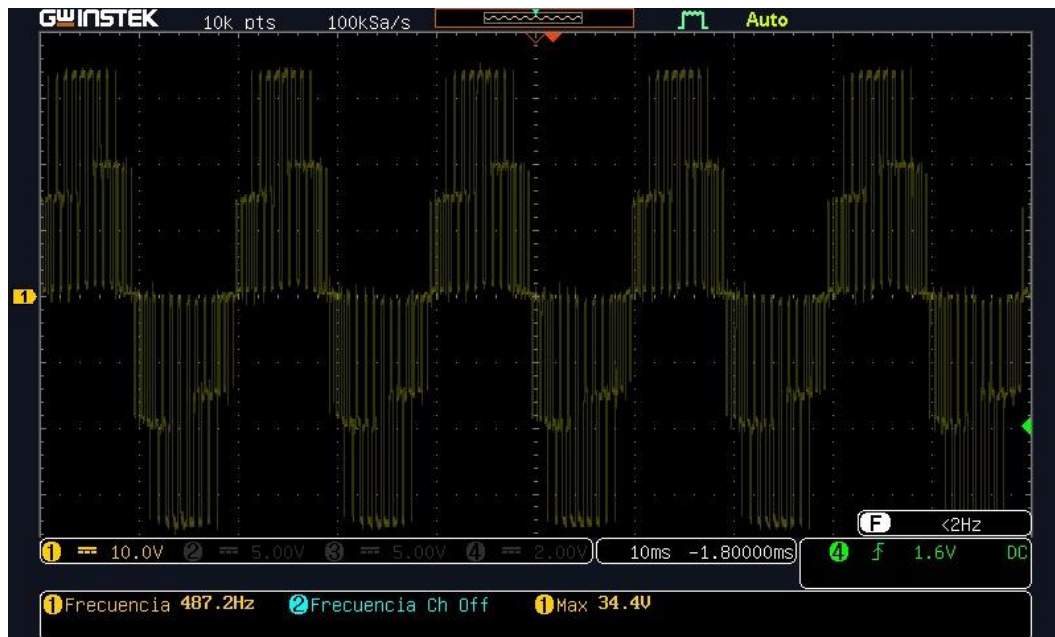


Figura 37 Voltaje de línea inversor

Capítulo 6

Evaluación experimental de control en lazo cerrado

6.1. Introducción

Una vez verificado el funcionamiento del sistema en lazo abierto es momento de poner en marcha el sistema en lazo cerrado, para ello es necesario agregar componentes al sistema. Dado las limitaciones a nivel de insumos se decidió implementar el sistema a menor escala debido a la falta de una fuente que alcanzara los valores de voltaje requeridos para una correcta operación del sistema.

6.2. Diagrama general

En la figura 38 se observa un esquema general de las conexiones y elementos que componen la totalidad del sistema, el cual se puede dividir en seis subsistemas encargados de una tarea en particular.

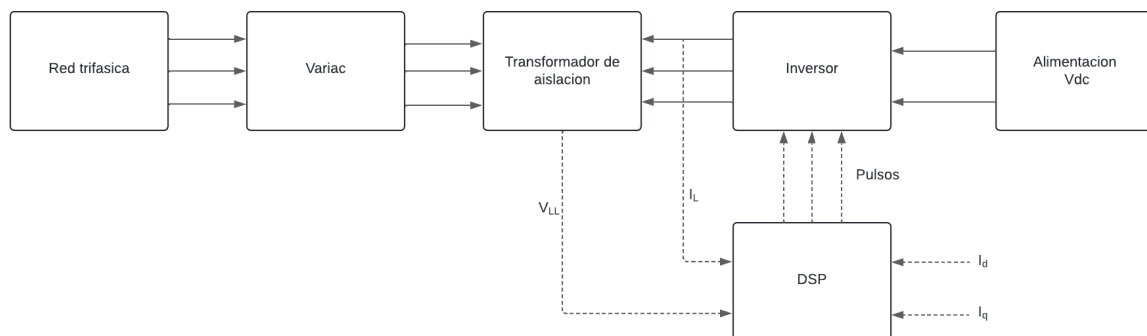


Figura 38 Diagrama de bloques

6.2.1. Variac trifásico

Un variac trifásico o autotransformador es un dispositivo especializado de transformador que permite la regulación del voltaje de salida de forma continua. Para este caso es especialmente importante, ya que es el encargado reducir el voltaje de 380Vrms de la red trifásica a un valor en el que se pueda controlar el sistema correctamente. En la figura 39 se observa el Variac a utilizar en este sistema y el diagrama interno de conexión, donde se observa que está construido con tres autotransformadores conectados en configuración “Estrella” y que la salida no es aislada.



Figura 39 Variac Trifásico/ Especificaciones de Variac Trifásico

6.2.2. Transformador de aislación

Dado que en el punto anterior se determina que el Variac utilizado para regular el voltaje no es aislado, es necesario utilizar un dispositivo extra entre etapas el cual sea capaz de separar la conexión que a realizar con la red trifásica, con el fin de garantizar la seguridad durante las prueba. Es por esto por lo que se utilizó un transformador de aislación el cual para cada fase tiene tres devanados con punto medio completamente aislados de la conexión original a la red.

En la figura 38 se puede observar la distribución de la construcción del transformador, donde se tienen a disposición las borneras para conectar el bobinado primario y secundario libres de conexión, de forma que el usuario pueda escoger la configuración más adecuada según el uso. En este caso es de interés conectar en configuración estrella-estrella, por lo que se conectan los bornes B, D y F en el lado primario, y para el lado secundario los bornes 2, 11 y 20 como se puede ver en la figura 39.

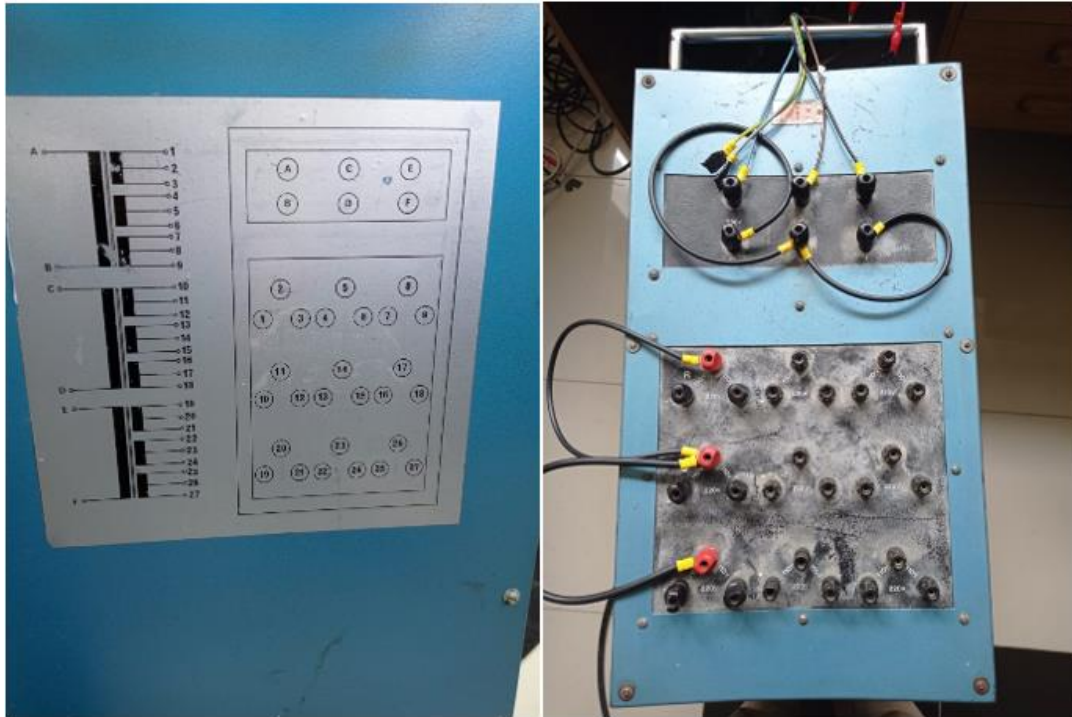


Figura 40 Esquemático del transformador de aislamiento/ Transformador en conexión estrella-estrella

6.2.3. Alimentación Vdc

Esta etapa del sistema es la fuente que suministra la energía al inversor que posteriormente se inyecta a la red. Es un componente crítico dentro del sistema, ya que determina a que niveles de voltaje en la red es viable conectarse con un inversor. En la literatura se recomienda que el voltaje que suministra la barra de voltaje DC que alimenta a un inversor sea como mínimo 1.5 veces mayor que el voltaje peak de la red a la que se desea conectar, es por esto por lo que se debió ajustar el voltaje de la red trifásica con el fin de adaptarse al máximo voltaje DC que se pudo obtener mediante las fuentes de poder disponibles en pañol, en este caso de 30V.

6.2.4. Sensores

Para poder controlar las variables de interés es necesario poder medirlas, de forma que se pueda aplicar alguna estrategia de control sobre estas. Las variables de interés en este caso son el voltaje de línea de la red y la corriente del inversor.

Dado que el DSP que se utilizó para desarrollar la etapa de control y generación de pulsos incluye un convertidor análogo digital (Modulo ADC) que recibe valores de voltaje de entre 0 y 3.3 volts los cuales se traducen a valores digitales, fue necesario acondicionar las mediciones de voltaje y corriente dentro de ese rango.

Para la medición de voltaje se diseñó y fabrico una PCB usando amplificadores operacionales en configuración inversora, de forma que se pudo escalar el voltaje de la red y al agregar un pequeño offset llegar al rango de operación adecuado. En las figuras 41, 42 y 43 se observan las etapas de diseño y construcción.

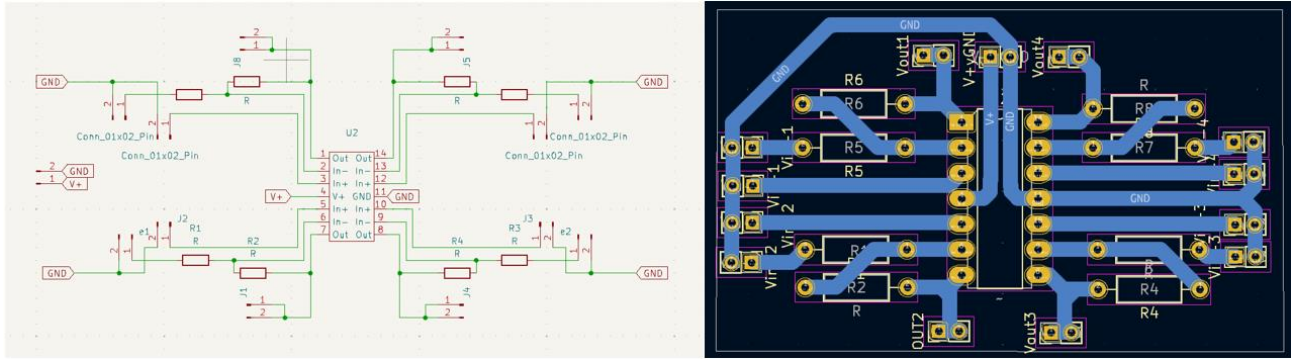


Figura 41 Diseño PCB sensor de voltaje

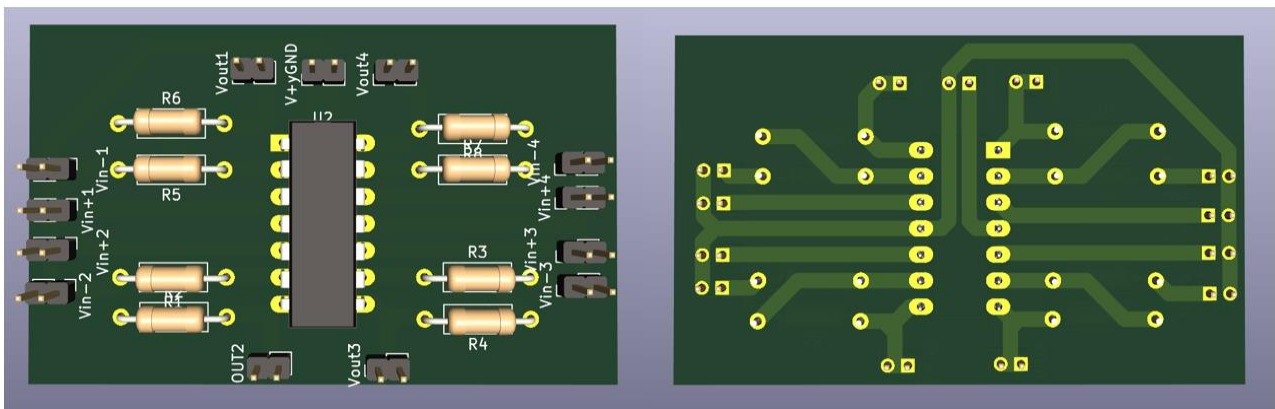


Figura 42 Vista 3D superior y posterior PCB



Figura 43 Resultados PCB de sensor de voltaje

En cuanto a la medición de corrientes, se utilizaron tres sensores ACS712. El sensor ACS712 es un sensor de efecto hall el cual se encuentra montado en una pequeña PCB comercial que facilita su uso, de forma que simplemente se debe introducir el cable que se desea medir, alimentar con 5Vdc y conectar al módulo ADC para poder obtener las mediciones que buscamos.

Para facilitar la manipulación e integración al sistema, los tres sensores fueron soldados a una placa

perforada donde comparten la alimentación como se puede ver en la figura 44.

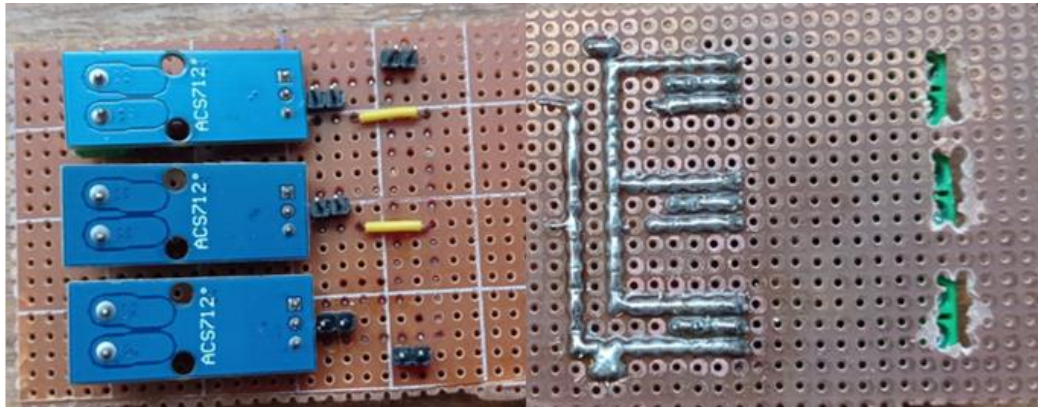


Figura 44 Sensores de corriente

6.2.5. DSP

Como ya se ha mencionado anteriormente, el DSP es el encargado de generar los pulsos de disparo para el funcionamiento del inversor. En esta etapa se ejecuta un algoritmo más complejo que en el capítulo anterior, ya que en este punto se debe incluir el lazo de control y adquisición de datos.

En la figura 45 se observa el diagrama de bloques con el algoritmo que se utilizó para generar la estrategia de control deseada. La lógica detrás de este diagrama viene de las ecuaciones desarrolladas en capítulos anteriores y tiene algunas similitudes con la etapa de simulación. Primero se genera el ángulo de fase de la red a través de un PLL, luego a través de la transformada de park se transforman voltaje y corriente a valores en el plano dq, para luego pasar al lazo de control, donde se puede ajustar la referencia de corriente en d y q de forma independiente por el usuario a través de potenciómetros conectaos al módulo ADC, por último se generan tres señales sinusoidales que se envían a los módulos ePWM para ser usadas como moduladoras y generar los pulsos de disparo para el inversor.

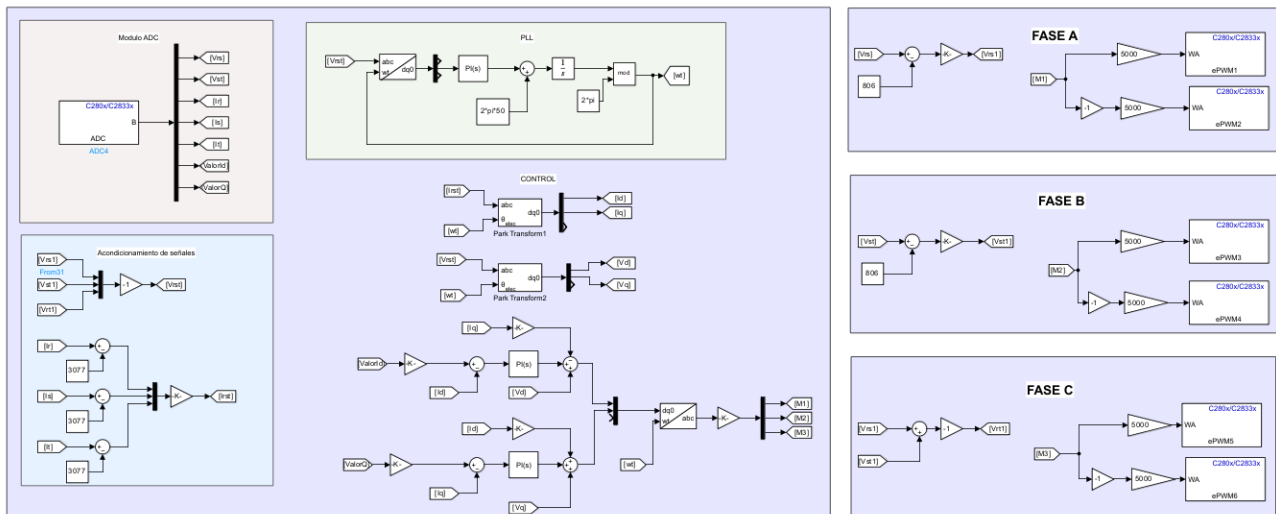


Figura 45 Algoritmo de control en Simulink

6.3. Resultados

Una vez que cada etapa fue debidamente verificada, es momento de poner en marcha el sistema completo. En la figura 46 se observa la implementación del sistema completo, incluyendo también instrumentos de medición para voltaje y corriente.

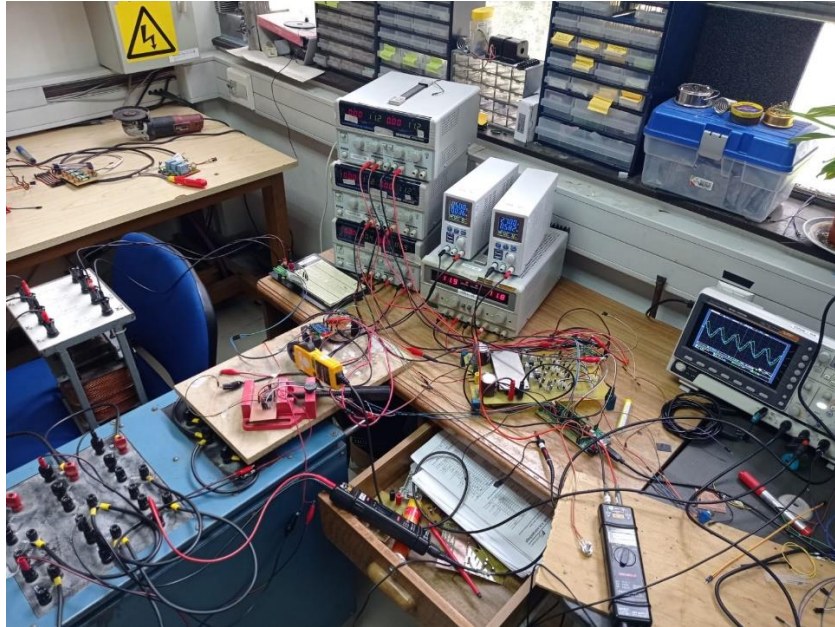


Figura 46 Implementación

En las figuras 47, 48 y 49 se observan los resultados de la implementación. En amarillo, azul y verde se representan voltaje del inversor, corriente del inversor y voltaje de la red respectivamente.

Se observa que el comportamiento del sistema es el esperado, el algoritmo es capaz de responder a cambios de referencia tanto para I_d como I_q instantáneamente, lo que se evidencia con los desfases presentes al comparar las tres señales medidas en el osciloscopio.

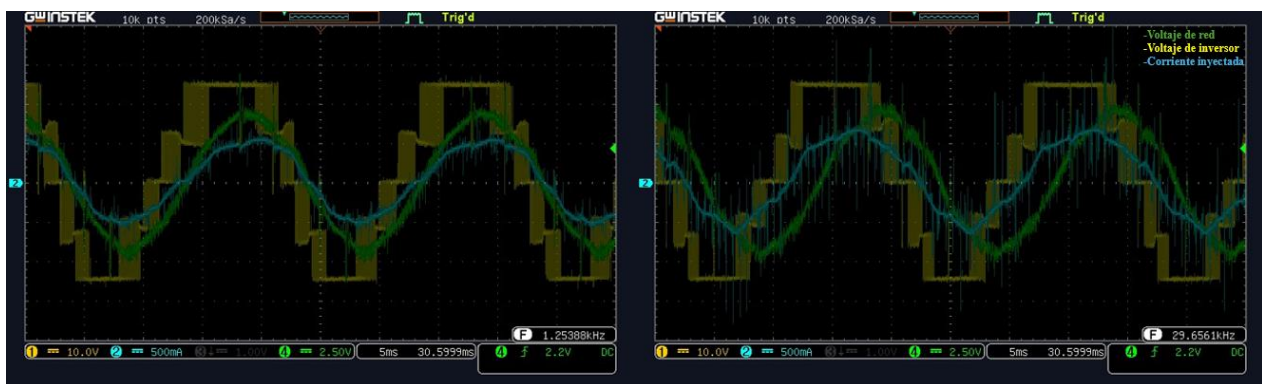


Figura 47 Voltaje de red, inversor y corriente con $I_q=0$ / Voltaje de red, voltaje de inversor y corriente con $I_q>0$

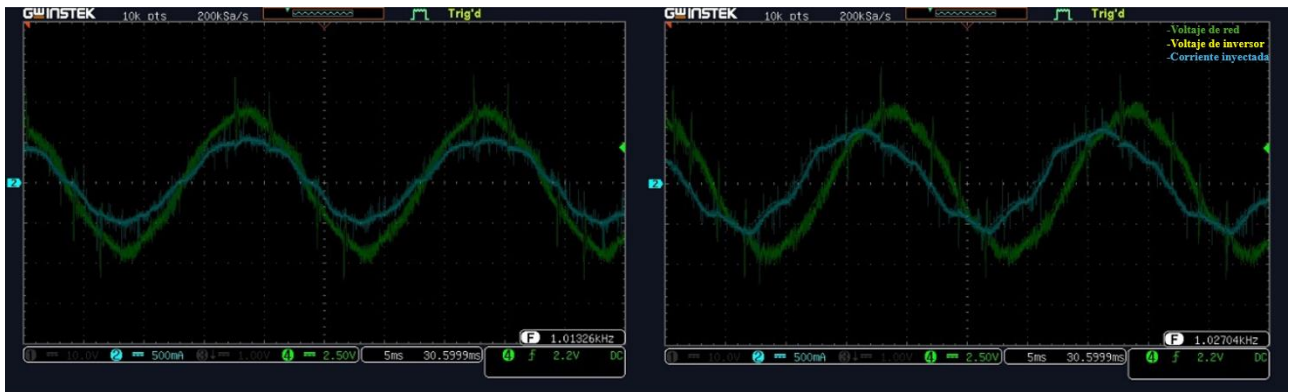


Figura 48 Voltaje de red y corriente con $I_q=0$ / Voltaje de red y corriente con $I_q>0$



Figura 49 Voltaje de red e inductor con $I_q=0$ / Voltaje de red e inductor con $I_q>0$

Por último, en la figura 50 se observa un análisis de espectro armónico para la corriente inyectada a la red, donde la frecuencia fundamental es de 50Hz. Se observa también que existe contenido armónico en mayor medida alrededor de la fundamental y un peak a la frecuencia de 15KHz, lo cual es lógico debido a que es la frecuencia a la que está conmutando el inductor.

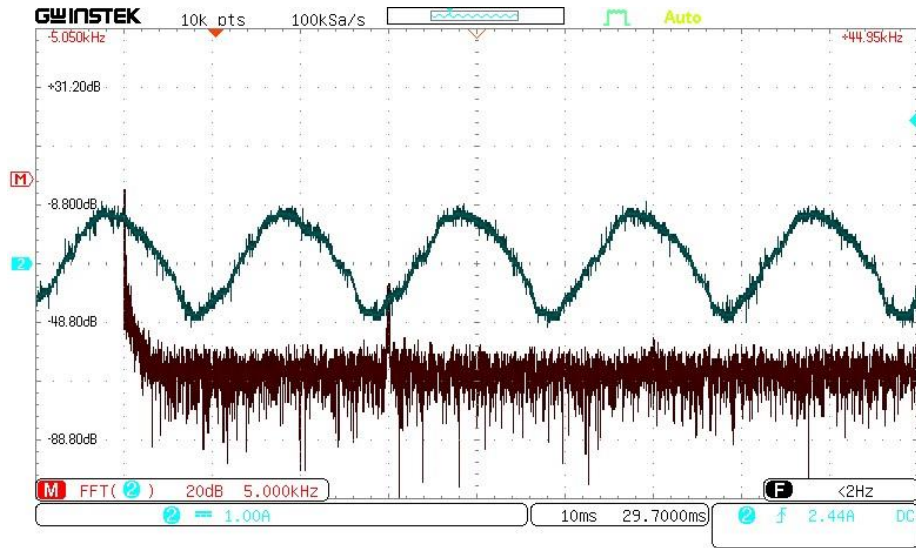


Figura 50 Espectro armónico de corriente

Capítulo 7

Conclusiones

7.1. Sumario

En esta memoria se presenta el diseño, desarrollo y validación de un sistema de control electrónico de potencia utilizando un inversor trifásico de tres niveles tipo T. El objetivo principal del proyecto fue desarrollar un algoritmo de control basado en la transformada dq que permitió desacoplar la potencia activa y reactiva del sistema, utilizando controladores PID. A lo largo del documento, se abordaron diversos aspectos del diseño y la implementación del inversor, incluyendo la modelación matemática, la simulación, y la puesta en marcha del prototipo.

En el capítulo de introducción, se realizó una revisión del estado del arte de los inversores de tres niveles, destacando sus ventajas y desventajas en comparación con los inversores de dos niveles tradicionales. A continuación, se introdujo la topología del inversor tipo T, detallando su estructura y los componentes utilizados.

En el capítulo de modelación, se desarrollaron las ecuaciones que describen el comportamiento del inversor en los ejes abc, las cuales son transformadas a los ejes dq mediante la transformada de Park. Esta transformación facilitó el análisis y el diseño del controlador PID, que se sintonizó para optimizar la respuesta del sistema ante variaciones en la carga y la referencia de potencia.

El capítulo de simulación describe el proceso de creación de un modelo en software especializado, utilizando PLECS. Se implementan las técnicas de modulación SPWM y se generan las señales PWM necesarias para el control de los IGBT del inversor. Se presentan los resultados de las simulaciones, incluyendo las formas de onda del voltaje y la corriente de salida, y se valida el desempeño del control PID.

En el capítulo de implementación, se detalla el proceso de construcción del prototipo, incluyendo el diseño del PCB, la selección de componentes y la configuración del DSP TMS28335. Se describen las pruebas preliminares y los ajustes realizados para garantizar el correcto funcionamiento del inversor. Se presentan los resultados experimentales obtenidos con una fuente de alimentación de 35V, comparándolos con los resultados de la simulación.

Finalmente, en el capítulo de implementación en lazo cerrado se pone en marcha la totalidad del sistema, verificando así los cálculos y simulación previa. Este proyecto demuestra la viabilidad de utilizar un inversor de tres niveles tipo T en aplicaciones de control de potencia, ofreciendo una solución eficiente y robusta para la integración de fuentes de energía renovable en sistemas eléctricos modernos.

7.2. Conclusiones

En este trabajo se ha logrado desarrollar y validar un inversor trifásico de tres niveles tipo T, controlado mediante un algoritmo basado en la transformada dq y controladores PID. Las principales

conclusiones de este estudio son:

Modelación y Control: Se ha demostrado que la modelación del inversor en los ejes dq permite un control efectivo de la potencia activa y reactiva, facilitando la implementación de estrategias de control avanzadas.

Eficiencia y Calidad de la Onda: La topología de tres niveles tipo T ofrece una mayor eficiencia y una mejor calidad de la onda de salida en comparación con los inversores convencionales de dos niveles. Esto se debe a la reducción de las pérdidas por conmutación y la menor distorsión armónica.

Implementación Práctica: La implementación del prototipo ha validado el modelo teórico y las simulaciones realizadas. Los resultados experimentales coinciden con las expectativas, mostrando una correcta operación del inversor bajo diferentes condiciones de carga.

7.3. Trabajos futuros

Como parte del desarrollo continuo y escalabilidad del proyecto, se proponen diversas áreas de mejora para el sistema:

- Balancear de voltaje en condensadores: Como se pudo notar en los resultados obtenidos en la etapa de implementación el voltaje de los condensadores no era idéntico, lo cual generó que la forma del voltaje de salida no fuera perfectamente simétrica. Es por eso que se propone implementar un sistema de control extra para esa etapa del sistema.
- Seleccionar fuentes aisladas acorde al proyecto: En la etapa de implementación un gran contratiempo fue que las fuentes aisladas disponibles no fueron capaces de proporcionar la corriente peak necesaria para energizar los drivers, lo que dio paso a tener que utilizar fuentes de poder de pañol en su lugar. Es por eso que se propone para futuras utilizar fuentes aisladas con mayor capacidad de corriente.
- Desarrollar un método para obtener una alimentación DC acorde al proyecto: Parte fundamental para poder realizar un correcto control de inyección de potencia a la red es contar una fuente DC mínimo 1.5 veces mayor que el valor peak de voltaje a alimentar. Se sugiere utilizar un sistema de rectificación, elevación y filtrado para así obtener el voltaje deseado.
- Medir la eficiencia del inversor mediante con los instrumentos adecuados.

Referencias

- [1] F. Sebaaly, H. Y. Kanaan and N. Moubayed, "Three-level neutral-point-clamped inverters in transformerless PV systems — State of the art," MELECON 2014 - 2014 17th IEEE Mediterranean Electrotechnical Conference, Beirut, Lebanon, 2014
- [2] N. D. Tuyen, V. Van Minh, L. A. Nhuan, D. N. Phat, T. P. Hoa and N. D. Hung, "The General Carrier-based PWM Implementation based on Space Vector Analysis for Three-phase Three-level T-type NPC Inverter," 2022 6th International Conference on Green Technology and Sustainable Development (GTSD), Nha Trang City, Vietnam, 2022
- [3] A. Zorig, M. Belkheiri and S. Barkat, "Control of three-level T-type inverter based grid connected PV system," 2016 13th International Multi-Conference on Systems, Signals & Devices (SSD), Leipzig, Germany, 2016
- [4] A. Yang, L. Pamungkas, Y. Chang, J. Lin and H. Chiu, "Design and Implementation of 6 kW Three-Phase T-Type Inverter for Microgrid Application," 2018 International Conference on Applied Engineering (ICAE), Batam, Indonesia, 2018
- [5] J. M. Carrasco et al., "Power-Electronic Systems for the Grid Integration of Renewable Energy Sources: A Survey," in IEEE Transactions on Industrial Electronics, vol. 53, no. 4, pp. 1002-1016, June 2006,
- [6] P. Kumar and P. Singhal, "Multilevel Inverter Topologies with Various PWM Firing Sequences," 2023 First International Conference on Cyber Physical Systems, Power Electronics and Electric Vehicles (ICPEEV), Hyderabad, India, 2023
- [7] A. Badoud, M. Khemliche, S. Bacha and B. Raison, "Modeling and performance analysis of multilevel inverter for single-phase grid connected photovoltaic modules," 2013 International Renewable and Sustainable Energy Conference (IRSEC), Ouarzazate, Morocco, 2013
- [8] F. Crescimbin, A. Lidozzi, E. Rovelli, A. Salvatore and L. Solero, "A 30kW transformerless PV NPC inverter," 2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC), Novi Sad, Serbia, 2012
- [9] Lin Ma, Xinmin Jin, T. Kerekes, M. Liserre, R. Teodorescu and P. Rodriguez, "The PWM strategies of grid-connected distributed generation active NPC inverters," 2009 IEEE Energy Conversion Congress and Exposition, San Jose, CA, USA, 2009
- [10] D. Floricau, G. Gateau, M. Dumitrescu and R. Teodorescu, "A new stacked NPC converter: 3L-topology and control," 2007 European Conference on Power Electronics and Applications, Aalborg, Denmark, 2007
- [11] D. Floricau, G. Gateau and A. Leredde, "New Active Stacked NPC Multilevel Converter: Operation and Features," in IEEE Transactions on Industrial Electronics, vol. 57, no. 7, pp.

2272-2278, July 2010

- [12] Y. Wang and R. Li, "Novel High-Efficiency Three-Level Stacked-Neutral-Point-Clamped Grid-Tied Inverter," in IEEE Transactions on Industrial Electronics, vol. 60, no. 9, pp. 3766-3774, Sept. 2013
- [13] H. Xiao, S. Xie and C. Yang, "Transformerless split-inductor neutral point clamped three-level PV grid-connected inverter," 2010 IEEE Energy Conversion Congress and Exposition, Atlanta, GA, USA, 2010
- [14] Blaabjerg, F. (Ed.). (2018). Control of power electronic converters and systems. Elsevier.

Departamento : Departamento de Ingeniería Eléctrica
Carrera : Ingeniería civil electrónica
Nombre del memorista : Patricio Alfonso Moraga Díaz
Título de la memoria : Control electrónico de potencia utilizando un inversor triásico
 de tres niveles tipo T
Fecha de la presentación oral : 18/11/2024

Profesor(es) guía : Lautaro David Salazar Silva
Profesor(es) revisor(es) : Enrique Alfonso López Parra/Leonardo Manuel Palma Fanjul
Concepto :
Calificación :

Resumen (máximo 200 palabras)

El informe presenta el diseño y validación de un inversor trifásico de tres niveles tipo T para aplicaciones de control de potencia en redes eléctricas. Este inversor destaca por su eficiencia energética y la reducción de pérdidas de conmutación, características esenciales en aplicaciones de media y alta potencia. La tecnología multinivel permite generar una señal de salida de alta calidad, con menor rizado de voltaje y distorsión armónica, mejorando el rendimiento y reduciendo el estrés en los componentes conectados a la red.

El diseño incluye un algoritmo que desacopla la potencia activa y reactiva mediante la transformada dq y controladores PI, garantizando un control estable y preciso. La modelación matemática se desarrolló con las leyes fundamentales de análisis de circuitos y se validó mediante simulaciones en PLECS, evaluando el comportamiento del sistema en distintos escenarios. Se utilizó Simulink y el c2000 Microcontroller Blockset para generar código en C, que es ejecutado en un DSP de Texas Instruments para controlar los IGBT y generar señales SPWM.

Un prototipo experimental de 1 kW fue construido y conectado a la red, mostrando resultados consistentes entre simulación y experimentación. Esto valida su viabilidad para aplicaciones de generación distribuida e industriales, destacándose como una solución eficiente, segura y estable para el control de potencia.